

一种 SiC MOSFET 并联的稳态电-热分布预测模型

朱梓悦¹, 秦海鸿², 陈迪克¹, 潘国威¹

(1. 常州大学华罗庚学院 机器人产业学院, 江苏 常州 213164;
2. 多电机电气系统工业与信息化部重点实验室, 南京航空航天大学, 江苏 南京 211106)

摘要: SiC MOSFET 分立器件的并联已在中大功率的电力电子设备中广泛使用, 为充分利用并联使用的优势, 避免不当并联可能产生的电-热失衡现象, 需提前预测开关管并联工作时的稳态电-热分布情况。而由于半导体器件在生产过程中的差异性不可避免, 即使是同一厂商生产的同一型号 SiC MOSFET, 在关键参数如阈值电压 U_{TH} 和导通电阻 $R_{DS(ON)}$ 上都有所差异, 而这些参数正是影响器件并联静态电流分布和电-热分布的关键参数。本文研究了影响器件并联静态电流分布和电-热分布的因素以及关键参数的温度分布特性, 并在此基础上提出了一种电-热分布特性的预测模型, 最后搭建了实验平台验证了预测模型的准确性。

关键词: SiC MOSFET; 并联开关管; 电-热分布预测模型
DOI: 10.12067/ATEEE2106036 **文章编号:** 1003-3076(2021)12-0001-09 **中图分类号:** TN386

1 引言

近年来, SiC MOSFET 在电力拖动、数据中心以及新能源系统中已广泛使用^[1-5], 因其具有较高的开关速度、较高的耐压值以及较好的温度特性等显著优点, 可使开关损耗和导通损耗显著降低, 使电力电子设备具有更高的功率密度。SiC MOSFET 分立器件的并联或者多个功率模块的并联已在大功率场合使用。将多个 SiC MOSFET 并联使用有诸多优点^[6,7]: 将功率损耗分散在并联的开关管中, 单个开关管需要承担的热量更小, 温升降低, 提高了开关管的工作寿命; 根据不同电流等级的应用需要, 可以灵活选择并联开关管的个数; 此外, 采用多个分立器件并联即可达到大电流的应用需要, 可以节省成本。然而, 由于生产工艺的差异性不可避免, 即使是同一半导体生产厂商所生产的同一型号器件在固有参数如导通电阻 $R_{DS(ON)}$ 和阈值电压 U_{TH} 上仍存在不匹配现象^[8,9], 而这些是影响器件并联静态均流和并联动态均流特性的主要参数。

室温下, 同一型号的开关管阈值电压 U_{TH} 和导通电阻 $R_{DS(ON)}$ 均存在不匹配的现象, 且均随温度变

化, 所以这两个参数与结温、开关管损耗和电流分布相关, 参数的不匹配会导致电流分布和热分布特性不均衡。因此, 需要在开关管并联使用之前对其电-热分布特性作出理论分析与预测。传统的电-热分布特性预测方法采用电-热模型^[10-13], 通过修改器件的 LTSpice 参数, 引入参数的温度变化特性, 建立基于器件的电路仿真模型, 通过电路仿真的功率输出驱动热路模型, 得到并联开关管的稳态结温, 同时得到此器件在特定阈值电压和导通电阻下的并联电-热分布结果, 继而进行下一个参数点的仿真, 这种方法计算量大且耗时较长^[14-17]。为了节约计算时间, 本文通过导通电阻和阈值电压的温度特性测试结果和理论分析推导, 提出一种电-热分布特性的预测模型, 为 SiC MOSFET 并联工作可靠性预测提供依据。

2 双管并联电-热稳态分布的影响因素分析

并联开关管的电-热分布与开关管的总损耗即开关损耗和导通损耗密切相关, 而开关损耗与开关管的开通、关断过程密切相关, 开关管的阈值电压 U_{TH} 又是影响开通、关断过程的关键参数。虽然阈值电压 U_{TH} 是开关管的固有参数, 但是从半导体物理

收稿日期: 2021-06-17
基金项目: 国家自然科学基金(51677089)、常州大学 2020 年校级教研课题项目(GJY20020095)
作者简介: 朱梓悦(1992-), 女, 江苏籍, 讲师, 硕士, 研究方向为电力电子与电力传动;
秦海鸿(1977-), 男, 江苏籍, 副教授, 博士, 研究方向为碳化硅功率器件应用技术和电机控制。

学的角度来看,诸如氧化物陷阱态等非理想因素可能对 SiC MOSFET 的阈值电压 U_{TH} 不匹配造成影响;另外,与 Si 材料相比, SiC 材料以及器件接触面的制作过程和质量尚不够成熟,合成过程中微小的差异就会导致界面和氧化层质量的差异,即导致阈值电压 U_{TH} 的不匹配。由于生产过程和生产工艺的差异性不可避免,同一型号开关管的阈值电压 U_{TH} 不匹配程度可达 25%。

导通损耗与开关管的导通电流分布紧密相关,而决定导通电流分布情况的关键因素是导通电阻 $R_{DS(ON)}$,同样,同一型号的开关管导通电阻 $R_{DS(ON)}$ 也不可避免地存在不匹配现象,室温下其不匹配程度可达 20%。

因此从开关管的阈值电压 U_{TH} 和导通电阻 $R_{DS(ON)}$ 分别入手,分析双开关管并联时电-热稳态分布的影响因素。

2.1 阈值电压 U_{TH}

建立如图 1 所示的 SiC MOSFET 双管并联时双脉冲开关电路模型,开关管 Q_1 、 Q_2 并联, U_{DC} 为提供双脉冲信号的电压源, I_L 为大电感提供的恒流电流源,续流二极管 VD_H 为肖特基二极管,可以不考虑反向恢复现象,其等效并联电容为 C_J 。开关管的驱动电压为 U_{DRV} ,驱动电阻为 R_G , C_{GS} 为栅源极间寄生电容, C_{GD} 为栅漏极间寄生电容, C_{DS} 为漏源极间寄生电容, R_1 为内部栅极电阻, VD_1 、 VD_2 为开关管的反并联二极管, i_{DS1} 、 i_{DS2} 分别为两开关管漏源极电流。开关管 Q_1 、 Q_2 的阈值电压分别为 U_{TH1} 和 U_{TH2} (设定 $U_{TH1} < U_{TH2}$)。

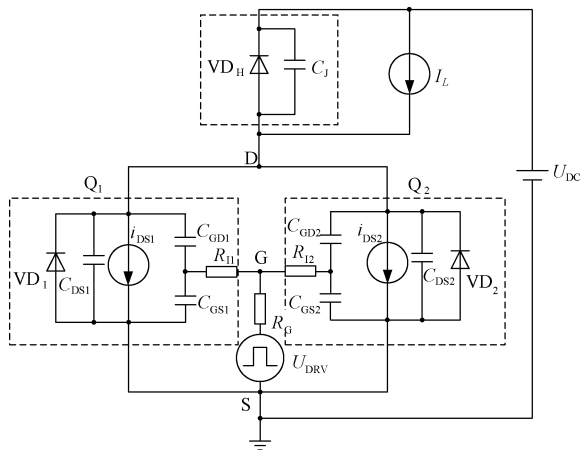


图 1 SiC MOSFET 双管并联电路模型

Fig.1 Circuit model of two paralleled SiC MOSFETs

此电路模型下,双管并联电路的开通过程如图 2 所示,分析如下:

(1) $[t_0, t_1]$ 阶段

t_0 时刻,驱动电压 U_{DRV} 开启,栅源极电压 u_{GS} 在驱动电压的作用下开始上升,但尚未达到两开关管开启的阈值电压,开关管中没有电流,电感电流通过续流二极管 VD_H 续流。

(2) $[t_1, t_2]$ 阶段

随着栅源极电压 u_{GS} 的上升,阈值电压 U_{TH1} 较小的开关管 Q_1 先达到开启条件, Q_1 开始导通,此时开关管 Q_2 仍保持关断。

(3) $[t_2, t_3]$ 阶段

栅源极电压 u_{GS} 继续上升,达到开关管 Q_2 的阈值电压 U_{TH2} , Q_2 开始导通,电流从续流二极管 VD_H 换流到开关管 Q_1 、 Q_2 ,漏源极电压 u_{DS} 被二极管 VD_H 钳位于 U_{DC} 。在 $t_0 \sim t_3$ 阶段,两开关管栅源极电压 u_{GS} 可以写为:

$$u_{GS1} = u_{GS2} = u_{GS} = U_{GH}(1 - e^{-\frac{1}{2C_{GS}R_{eq}}}) \quad (1)$$

式中, $R_{eq} = R_G + 0.5R_1$; U_{GH} 为驱动电路高电平。

两开关管漏源极电流 i_{DS1} 和 i_{DS2} 可以写为:

$$i_{DS1} = g_{fs}(u_{GS} - U_{TH1})^2 \quad (2)$$

$$i_{DS2} = g_{fs}(u_{GS} - U_{TH2})^2 \quad (3)$$

式中, g_{fs} 为跨导,续流二极管 VD_H 换流完全后,此阶段结束。

(4) $[t_3, t_4]$ 阶段

续流二极管 VD_H 的结电容 C_J 充电、开关管漏源极电容 C_{DS} 放电导致开关管的电流出现尖峰,两开关管漏源极电压相同,漏源极间电流仍可写成式 (2)、式 (3) 所示。两开关管动态电流差值 Δi_{DS} 为:

$$\Delta i_{DS} = g_{fs}(2u_{GS} - U_{TH1} - U_{TH2})(U_{TH2} - U_{TH1}) \quad (4)$$

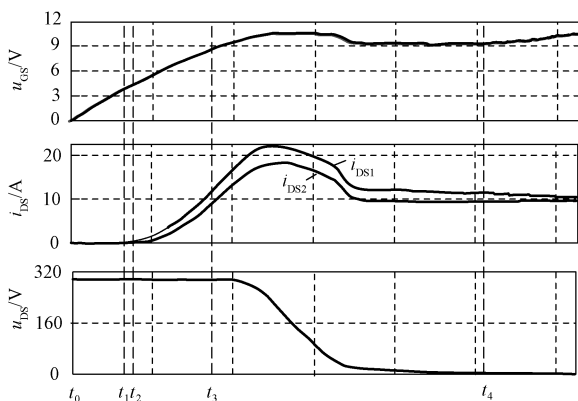


图 2 开通瞬间双开关管并联动态电流仿真波形

Fig.2 Simulation current waveforms of paralleled switches during switching-on transient

关断过程与开通过程类似,在此不再赘述。从前述分析可知,器件的固有参数阈值电压 U_{TH1} 和 U_{TH2} 的不匹配,会导致两开关管并联时动态电流存在差值 Δi_{DS} ,开通瞬间,阈值电压较低的开关管 Q_1 率先开通,流过的动态电流较大;关断瞬间,阈值电压较低的开关管 Q_1 也较后关断,流过的动态电流也较大。

2.2 导通电阻 $R_{DS(ON)}$

图 3 为 900 V ~ 15 kV SiC MOSFET 的截面图^[18],SiC MOSFET 的导通电阻 $R_{DS(ON)}$ 主要包括沟道电阻 R_{CH} 、JFET 区间电阻 R_J 、扩展电阻 R_A 、漂移区电阻 R_{drift} 和基底电阻 R_S ,源极和漏极背面区域的接触电阻较小予以忽略。

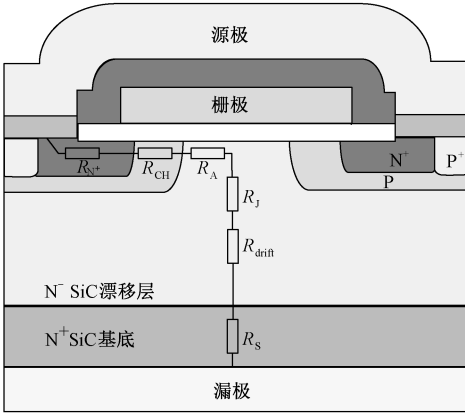


图 3 900 V ~ 15 kV SiC MOSFET 截面图

Fig.3 Cross-sectional view of 900 V ~ 15 kV SiC MOSFET

以双开关管并联为例,两开关管中稳态电流的分布如图 4 所示,流过两开关管的电流之和为 I_D ,在结温 T_j 下,两并联开关管的导通电阻分别为 $R_{DS(ON)1}(T_j)$ 和 $R_{DS(ON)2}(T_j)$,则流过两开关管的稳态电流 I_{D1} 和 I_{D2} 分别为:

$$I_{D1} = \frac{R_{DS(ON)2}(T_j)}{R_{DS(ON)1}(T_j) + R_{DS(ON)2}(T_j)} I_D \quad (5)$$

$$I_{D2} = \frac{R_{DS(ON)1}(T_j)}{R_{DS(ON)1}(T_j) + R_{DS(ON)2}(T_j)} I_D \quad (6)$$

2.3 温度

开关管的阈值电压 U_{TH} 随温度变化而变化,以图 5(a) 所示的型号为 SCH2080KE、定额为 1 200 V/35 A 的 SiC MOSFET 开关管阈值电压 U_{TH} 随温度变化的情况为例(如结温从 25 °C 上升至 150 °C,阈值电压 U_{TH} 从 2.8 V 下降至 2 V),其导通电阻 $R_{DS(ON)}(T_j)$ 随温度变化的曲线如图 5(b) 所示^[18],结温为 150 °C 时的 $R_{DS(ON)}$ 是其 25 °C 时的 1.5 倍。

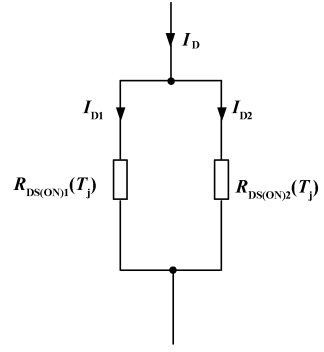


图 4 双管并联时的稳态电流分布

Fig.4 Static current distribution between paralleled switches

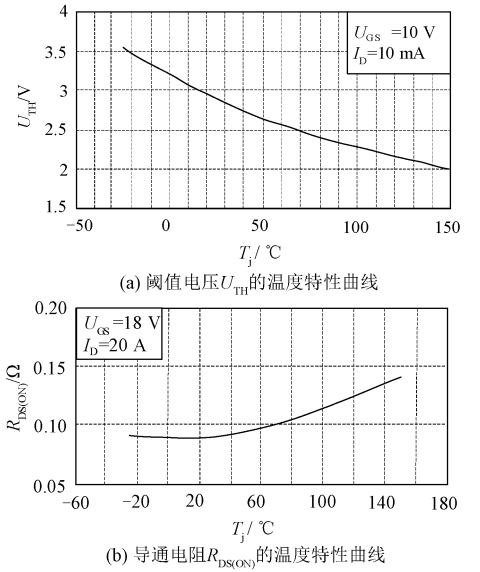


图 5 SiC MOSFET 开关管 $R_{DS(ON)}$ 和 U_{TH} 随温度变化的曲线
Fig.5 Curves of $R_{DS(ON)}$ and U_{TH} under different temperatures of SiC MOSFET

3 导通电阻和阈值电压的温度特性测试

由于同一型号下,每一只特定开关管的阈值电压 U_{TH} 、导通电阻 $R_{DS(ON)}$ 随着结温变化的程度不尽相同,而这两个参数与结温、开关管损耗和电流分布相关,所以有必要对一批同一型号开关管的参数温度特性进行测试,并研究其阈值电压 U_{TH} 、导通电阻 $R_{DS(ON)}$ 随温度的变化程度及分布情况。

3.1 温度特性测试电路

以 ROHM 公司定额为 1 200 V/35 A 同一型号 (SCH2080KE) 的开关管为例,为测试 9 只样品开关管的导通电阻 $R_{DS(ON)}$ 和阈值电压 U_{TH} ,搭建的测试电路如图 6(a)、图 6(b) 所示。测量导通电阻时,令 $U_{GS} = 20$ V,在漏源极间接入 10 A 电流源 I_D ,

测得漏源极之间电压 u_{DS} , u_{DS}/I_D 即得导通电阻 $R_{DS(ON)}$; 测量阈值电压时, 令 $U_{DS} = 2\text{ V}$, 调节栅源极间电压 u_{GS} , 利用电流表监测漏极电流 i_{DS} , 即得 SiC MOSFET 开通时的阈值电压 U_{TH} 。图 7、图 8 为这 9 只开关管 U_{TH} 和 $R_{DS(ON)}$ 的分布情况。常温下, $R_{DS(ON)}$ 分布在 $70 \sim 117\text{ m}\Omega$ 之间, U_{TH} 分布在 $2.9 \sim 3.8\text{ V}$ 之间。

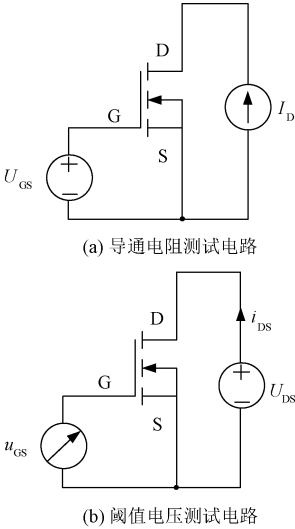


图 6 导通电阻和阈值电压测试电路示意图
Fig.6 Test circuit of $R_{DS(ON)}$ and U_{TH}

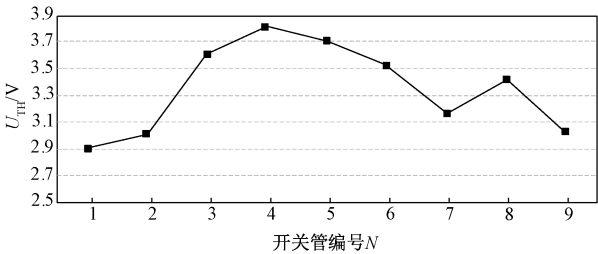


图 7 所选样品开关管的 U_{TH} 分布
Fig.7 U_{TH} distribution of sampled switches

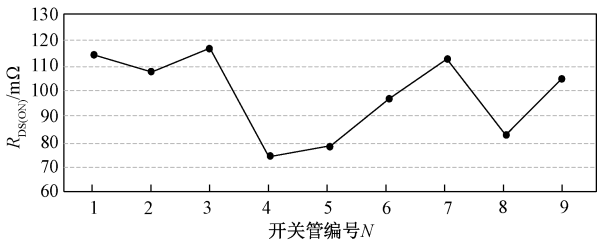


图 8 所选样品开关管的 $R_{DS(ON)}$ 分布
Fig.8 $R_{DS(ON)}$ distribution of sampled switches

按照图 6 的测试方法, 将开关管背面紧贴恒温测试平台, 采用恒温测试平台对开关管加温, 待开关管温度与设定温度一致并达到稳态时, 测试开关管

在该温度下的导通电阻 $R_{DS(ON)}$ 和阈值电压 U_{TH} 。

3.2 导通电阻 $R_{DS(ON)}$ 的温度特性分布

测试这 9 只开关管的导通电阻随温度变化的特性曲线如图 9 所示。导通电阻 $R_{DS(ON)}$ 的温度特性曲线簇不完全平行且有交叉点, 在不同温度点下, 9 只开关管的不匹配程度最大达 $22\text{ m}\Omega$, 因此可以看作导通电阻 $R_{DS(ON)}$ 在一个固定宽度的带宽内变化, 在不匹配程度最差的情况下, 可以看作两只开关管的 $R_{DS(ON)}$ 分别在带宽的最上和最下两侧。

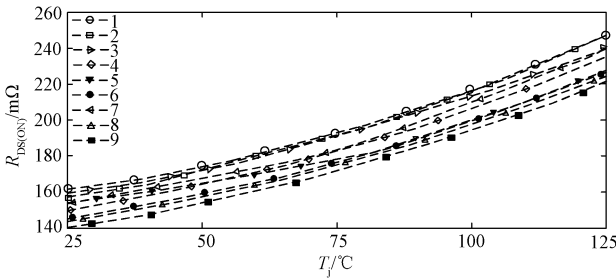


图 9 9 只开关管的导通电阻 $R_{DS(ON)}$ 温度特性曲线
Fig.9 Temperature characteristic curve of $R_{DS(ON)}$ in 9 sampled switches

3.3 阈值电压 U_{TH} 的温度特性分布

测得这 9 只开关管的阈值电压随温度变化的特性曲线如图 10 所示。室温下, 阈值电压 U_{TH} 的平均值为 2.9 V , 最大不匹配程度为 0.7 V 。与导通电阻 $R_{DS(ON)}$ 的温度特性曲线相比, 阈值电压 U_{TH} 的温度特性曲线簇可以近似看作平行变化, 随着结温的上升, 阈值电压 U_{TH} 的不匹配程度可以看作几乎不变。

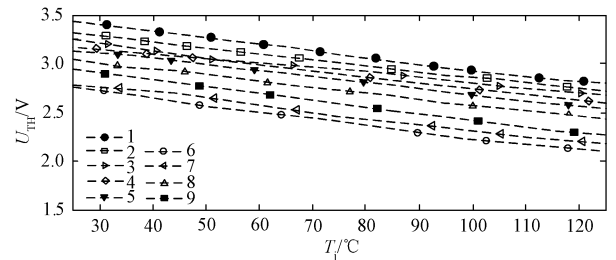


图 10 9 只开关管的阈值电压 U_{TH} 温度特性曲线
Fig.10 Temperature characteristic curve of U_{TH} in 9 sampled switches

4 电-热分布预测模型

4.1 电-热分布预测模型的建立

单个开关管的结温计算为:

$$T_{jf} = T_{ji} + R_{\theta JA} P_{TOT} \quad (7)$$

式中, T_{jf} 为开关管的最终结温; T_{ji} 为开关管的初始结温; $R_{\theta JA}$ 为结到环境之间的热阻; P_{TOT} 为总损耗。开关管的初始结温可以看作与环境温度 T_a 相等, 即 $T_{ji} = T_a$, 总损耗 P_{TOT} 为开关损耗 P_s 与导通损耗 P_c 之和^[19,20], 代入式(7)得:

$$T_{jf} = T_a + R_{\theta JA} (P_s + P_c) \quad (8)$$

由于开关损耗 P_s 可以看做恒定不变, 所以将由开关损耗引起的温升 T_s 定义为:

$$T_s = T_a + R_{\theta JA} P_s \quad (9)$$

因此 T_s 可以看作恒定不变。导通损耗 P_c 可以用导通电阻 $R_{DS(ON)}$ 和漏极电流 I_D 的乘积求得:

$$P_c = R_{DS(ON)} I_D^2 \quad (10)$$

由于导通电阻 $R_{DS(ON)}$ 随开关管结温变化, 采用二次多项式将 T_j 温度下的导通电阻 $R_{DS(ON)}(T_j)$ 拟合为:

$$R_{DS(ON)}(T_j) = aT_j^2 + bT_j + c \quad (11)$$

式中, a, b, c 为拟合系数。将式(9)、式(10)代入式(8)得:

$$T_{jf} = T_s + R_{\theta JA} I_D^2 R_{DS(ON)}(T_{jf}) \quad (12)$$

式中, $R_{\theta JA}$ 可以通过开关管的数据手册和散热器的型号、尺寸计算而得; T_a 和 I_D 仅与工作环境和工作条件有关; $R_{DS(ON)}(T_j)$ 曲线可以通过数据手册或者测试而得, 另外, T_s 与结温无关, 可以通过双脉冲测试结果或者仿真结果获得。

假设开关管 Q_1 和 Q_2 并联工作, t_1 时刻, 开关管 Q_1 的结温为 T_1^1 , 开关管 Q_2 的结温为 T_2^1 ; 在下一个相邻时刻 t_2 时刻, 开关管 Q_1 的结温为 T_1^2 , 开关管 Q_2 的结温为 T_2^2 。在任一结温 T_j 下, 漏极电流之和为 $I_{D(TOT)(avg)}$, 两开关管的导通电阻分别为 $R_{DS(ON)1}(T_j)$ 和 $R_{DS(ON)2}(T_j)$, 两开关管承担的电流分别为 $I_{D1}(T_j)$ 和 $I_{D2}(T_j)$, 导通损耗分别为 $P_{C1}(T_j)$ 和 $P_{C2}(T_j)$, $I_{D1(rms)}(T_1^1)$ 为开关管 Q_1 在结温 T_1^1 下漏极电流的有效值, 则有:

$$R_{DS(ON)1}(T_1^1) = a(T_1^1)^2 + bT_1^1 + c \quad (13)$$

$$I_{D1}(T_1^1) = \frac{I_{D(TOT)(avg)} [1/R_{DS(ON)2}(T_2^1)]}{[1/R_{DS(ON)1}(T_1^1)] + [1/R_{DS(ON)2}(T_2^1)]} \quad (14)$$

$$P_{C1}(T_1^1) = I_{D1(rms)}(T_1^1)^2 \cdot R_{DS(ON)1}(T_1^1) \quad (15)$$

由此可以计算出下一个相邻时刻开关管 Q_1 的结温 T_1^2 为:

$$T_1^2 = T_s + R_{\theta JA} P_{C1}(T_1^1) \quad (16)$$

对下一个时刻继续迭代, 则可以得到每一个时刻的结温, 对此迭代方程设置终止条件则可以快速求解出两并联开关管的最终结温。

将式(13)~式(16)应用于 N 个型号相同开关管并联的情况, 流过各个开关管的电流由漏极电流之和 $I_{D(TOT)(avg)}$ 、并联开关管的总导通电阻和该开关管的导通电阻决定。以开关管 m 为例, 该开关管的电热方程可以列为:

$$\begin{cases} R_{DS(ON)m}(T_{jm}) = a_m T_{jm}^2 + b_m T_{jm} + c_m \\ I_{Dm(avg)}(T_{jm}) = I_{D(TOT)(avg)} \frac{1/R_{DS(ON)m}(T_{jm})}{\sum_{n=1}^N 1/R_{DS(ON)n}(T_{jn})} \\ P_{Cm}(T_{jm}) = I_{Dm(rms)}(T_{jm})^2 \cdot R_{DS(ON)m}(T_{jm}) \\ T_{jm} = T_{sm} + R_{\theta JA} P_{Cm}(T_{jm}) \end{cases} \quad (17)$$

式中, $R_{DS(ON)m}(T_{jm})$ 为第 m 个开关管在温度 T_{jm} 下的导通电阻; $I_{Dm(avg)}(T_{jm})$ 为该开关管在温度 T_{jm} 下的漏源极电流, 通过所有并联开关管导通电阻的分流计算而得; $P_{Cm}(T_{jm})$ 为第 m 个开关管的导通损耗; T_{jm} 为第 m 个开关管的结温; T_{sm} 为第 m 个开关管由于开关损耗引起的温升。式(17)可以推导出开关管 m 的结温 T_{jm} 迭代方程:

$$T_{jm} = T_{sm} + R_{\theta JA} I_{D(TOT)(avg)}^2 \frac{1/R_{DS(ON)m}(T_{jm})}{\left[\sum_{n=1}^N 1/R_{DS(ON)n}(T_{jn}) \right]^2} \quad (18)$$

同样地, 式(18)中的参数 $I_{D(TOT)(avg)}$ 与工作条件有关; $R_{\theta JA}$ 可以通过开关管的数据手册和散热器的型号、尺寸计算而得; $R_{DS(ON)n}(T_{jn})$ 可以通过数据手册或者实验测得; T_{sm} 与温度无关, 可以通过仿真结果获得。对于双管并联的情况, 式(18)中需要的数据如式(19)所示:

$$\begin{cases} T_a = 25 \text{ }^\circ\text{C} \\ R_{\theta JA} = 3 \text{ }^\circ\text{C/W} \\ I_{D(TOT)(avg)} = 10 \text{ A} \\ P_{S1} = 6.6 \text{ W} \\ P_{S2} = 5.5 \text{ W} \\ R_{DS(ON)1}(T_j) = 0.046T_j^2 + 0.17T_j + 154 \\ R_{DS(ON)2}(T_j) = 0.046T_j^2 + 0.17T_j + 130 \end{cases} \quad (19)$$

式中, P_{S1} 和 P_{S2} 分别为两开关管的开关损耗; $R_{DS(ON)1}(T_j)$ 和 $R_{DS(ON)2}(T_j)$ 为二阶温度特性曲线。

最后,将迭代方程计算的终止条件设置为:

$$\begin{cases} T_1^{k+1} - T_1^k < 0.1\%T_1^{k+1} \\ T_2^{k+1} - T_2^k < 0.1\%T_2^{k+1} \end{cases} \quad (20)$$

式中, T_1^k 和 T_2^k 为两管在 k 时刻的结温。

4.2 基于电-热分布模型的预测结果及分析

由于迭代方程的计算量及所需计算时间远小于电-热模型仿真方法,所以以双开关管并联为例,将两开关管器件参数(阈值电压 U_{TH} 和导通电阻 $R_{DS(ON)}$)在不同不匹配程度下的热分布和电流分布差异的计算结果绘成梯度图,如图 11 和图 12 所示。其中,横坐标为两管阈值电压之差($\Delta U_{TH} = U_{TH1} - U_{TH2}$),纵坐标为两管导通电阻之差($\Delta R_{DS(ON)} = R_{DS(ON)1} - R_{DS(ON)2}$),图中色块表示不同组合下两管稳态的结温差异($\Delta T_j = T_{j1} - T_{j2}$)和稳态电流差异($\Delta I_D = I_{D1} - I_{D2}$)。

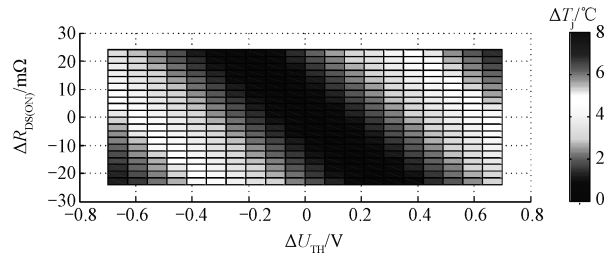


图 11 双管器件参数不匹配的温度不均梯度图

Fig.11 Temperature misbalance under different parameter mismatches

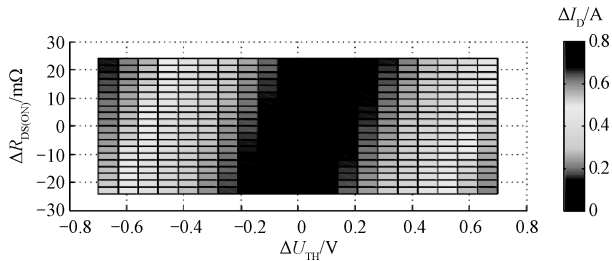


图 12 双管器件参数不匹配的电流不均梯度图

Fig.12 Current misbalance under different parameter mismatches

由图 11 的计算结果可见,当 ΔU_{TH} 为正值时,要想达到温度分布均衡,必须满足 $\Delta R_{DS(ON)}$ 为负;当 ΔU_{TH} 为负值时,达到温度分布均衡的条件为 $\Delta R_{DS(ON)}$ 为正。即需要两管的阈值电压和导通电阻的大小关系相反,见表 1,阈值电压较低的开关管开关损耗较大,在漏极电流条件一定的情况下,需要具有较大的导通电阻,以降低导通损耗,才可能使得总损耗达到均衡。对于特定的 $\Delta R_{DS(ON)}$,随着结温的升高,导通电阻的正温度系数特性会促使 $\Delta R_{DS(ON)}$

进一步增大,其中 $R_{DS(ON)}$ 较大的开关管导通损耗会进一步降低,在无补偿电路的情况下自动帮助其更易达到热平衡状态。因此,决定电-热自动均衡能力的是导通损耗,当导通损耗的值足够大时,即当导通损耗 P_C 与开关损耗 P_S 的比值 P_C/P_S 较大时,导通电阻正温度系数特性的调节能力越强,自动电热均衡就越易实现。但是若导通损耗 P_C 与开关损耗 P_S 的比值 P_C/P_S 较小时,即导通损耗 P_C 的调节能力不够时,则需要通过额外的补偿电路才能实现电热均衡。

表 1 双开关管并联温度均衡分布条件

Tab.1 Conditions of balanced temperature distribution		
关系组合	两管阈值电压关系	两管导通电阻关系
1	$U_{TH1} > U_{TH2}$	$R_{DS(ON)1} < R_{DS(ON)2}$
2	$U_{TH1} < U_{TH2}$	$R_{DS(ON)1} > R_{DS(ON)2}$

同样地,由于并联开关管的漏极电流与各个并联开关管的导通电阻有关,导通电阻较小的开关管承担的电流更大,产生更多的导通损耗,此时导通电阻的正温度系数特性会使其导通电阻增大,进一步促进自动均流。此外,在图 12 的计算结果中可以看出,要想实现两开关管均流,当 ΔU_{TH} 为正值时,还必须满足 $\Delta R_{DS(ON)}$ 也为正;当 ΔU_{TH} 为负值时,达到均流的条件为 $\Delta R_{DS(ON)}$ 也为负,见表 2。

表 2 双开关管并联电流均衡分布条件

Tab.2 Conditions of balanced current distribution		
关系组合	两管阈值电压关系	两管导通电阻关系
1	$U_{TH1} > U_{TH2}$	$R_{DS(ON)1} > R_{DS(ON)2}$
2	$U_{TH1} < U_{TH2}$	$R_{DS(ON)1} < R_{DS(ON)2}$

4.3 实验平台的建立

为了验证设计方案的合理性,本文搭建了一台 270 V/10 A 的双开关管并联的固态功率控制器样机,选取导通电阻差异最大的两只开关管 1 和 9 作为并联开关管,两只开关管的 ΔU_{TH} 为 0.5 V, $\Delta R_{DS(ON)}$ 为 22 mΩ,实验测试平台及测试电路如图 13 所示。样机实验平台所使用的仪器设备见表 3。

4.4 预测模型的结果验证

图 14 给出了 270 V/10 A 的额定条件下样机的热成像图测试结果。从图 14 中可以看出在额定工作条件并达到稳态温度的情况下, Q_1 的温升为 85 ℃, Q_2 的温升为 81 ℃,两并联开关管的温升之差为 4 ℃,其余发热较多的部位为模块电源与稳压芯片,这与 4.2 节的电-热迭代预测计算结果基本一致,验证了基于迭代算法的电-热分布仿真是基本正确的。

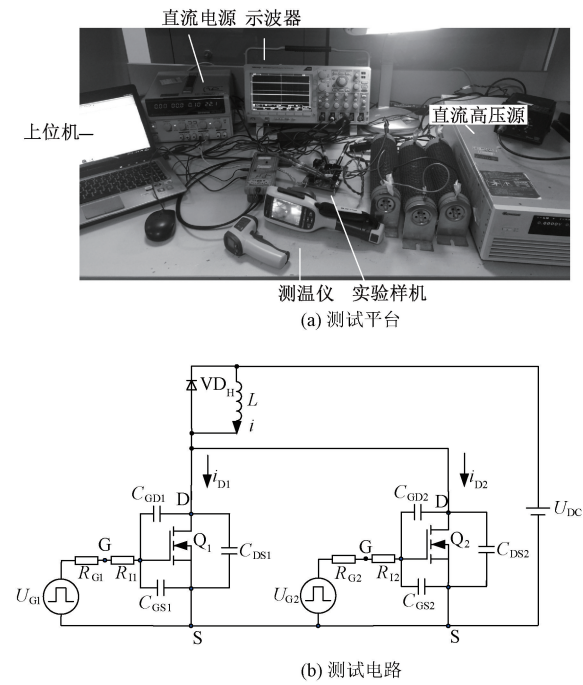


图 13 实验测试平台及测试电路
Fig.13 Test platform and test circuit

表 3 样机平台所使用的仪器设备
Tab.3 Devices adopted in experiment

设备名称	型号	规格
直流稳压电源	DF1731SD2A	30 V/30 A
高压直流源	62150H-600	600 V/25 A
数字示波器	DPO3034	300 MHz, 2.5 GS/s
差分探头	P5201	100 MHz, 1 000 VCATII
电流探头	TCP2020	20 Arms
热成像仪	Tis75	-20~550 ℃

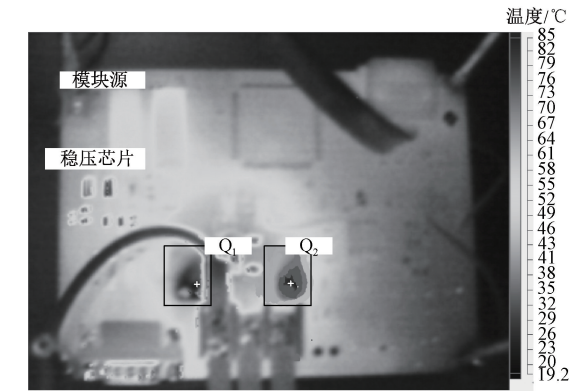


图 14 270 V/10 A 额定条件下样机稳态温升测试
Fig.14 Temperature test of prototype under 270 V/10 A nominal conditions

5 结论

为预测并联 SiC MOSFET 的电-热稳态分布情

况,本文首先探究了影响并联动静态电流分布和电热分布的关键因素,分析了阈值电压 U_{TH} 和导通电阻 $R_{DS(ON)}$ 对并联动静态电流分布的影响机理,并通过实验测试了同一型号的开关管阈值电压 U_{TH} 和导通电阻 $R_{DS(ON)}$ 的不匹配程度及不同结温下的分布情况。在此基础上,提出了一种电-热分布特性的快速预测模型,最后通过搭建的实验平台验证了预测模型的准确性,并得到以下结论:

- (1)必须满足表 1 和表 2 中列出的前提条件,双开关管并联时电-热均衡和电流均衡分布才有可能实现。
- (2)在满足两并联开关管电-热分布均衡前提条件的情况下,决定电-热自动均衡能力的是导通损耗,当导通损耗 P_C 与开关损耗 P_S 的比值 P_C/P_S 较大时,通过导通电阻的正温度系数特性才有可能自动实现电-热均衡。

参考文献 (References):

[1] 莫玉斌,秦海鸥,修强,等 (Mo Yubin, Qin Haihong, Xiu Qiang, et al.). 基于 SiC BJT 典型双电源阻容驱动电路的开关过程分析及损耗最优的实现 (Switching process analysis and loss optimal implementation based on SiC BJT typical dual-supply RC drive circuit) [J]. 电工电能新技术 (Advanced Technology of Electrical Engineering and Energy), 2020, 39 (2): 30-39.

[2] Lee F C, Wang Shuo, Li Qiang. Next generation of power supplies-design for manufacturability [J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2020, 4 (6): 1-14.

[3] 盛况,任娜,徐弘毅 (Sheng Kuang, Ren Na, Xu Hongyi). 碳化硅功率器件技术综述与展望 (A recent review on silicon carbide power devices technologies) [J]. 中国电机工程学报 (Proceedings of the CSEE), 2020, 40 (6): 1741-1749.

[4] Wang Zhaohui, Zhang Junming, Wu Xinke, et al. Analysis of stray inductance's influence on SiC MOSFET switching performance [A]. 2014 Energy Conversion Congress and Exposition [C]. Pittsburg, UK, 2014. 2838-2843.

[5] Pefitis D, Baburske R, Rabkowski J, et al. Challenges regarding parallel connection of SiC JFETs [J]. IEEE Transactions on Power Electronics, 2013, 28 (3): 1449-1463.

[6] Cui Yutian, Chinthavali M S, Xu Fan, et al. Characterization and modeling of silicon carbide power devices and paralleling operation [A]. 2012 Proceedings of IEEE International Symposium on Industrial Electronics [C].

- Hangzhou, China, 2012. 228-233.
- [7] Li Helong, Munk-Nielsen S, Pham C, et al. Circuit mismatch influence on performance of paralleling silicon carbide MOSFETs [A]. 2014 Proceedings of European Conference on Power Electronics and Applications [C]. Lappeenranta, Finland, 2014. 1-8.
- [8] Tiwari S, Rabiei A, Hrestha P, et al. Design considerations and laboratory testing of power circuits for parallel operation of silicon carbide MOSFETs [A]. 2015 Proceedings of European Conference on Power Electronics and Applications [C]. Geneva, Switzerland, 2015. 1-10.
- [9] Wang Gangyao, Mookken J, Rice J, et al. Dynamic and static behavior of packaged silicon carbide MOSFETs in paralleled applications [A]. 2014 Proceedings of Annual IEEE Applied Power Electronics Conference and Exposition [C]. Fort Worth, USA, 2014. 1478-1483.
- [10] 柯俊吉, 赵志斌, 孙鹏, 等 (Ke Junji, Zhao Zhibin, Sun Peng, et al.). 器件参数对 SiC MOSFET 并联均流影响的统计分析 (Influence of devices parameters on the current sharing of paralleled SiC MOSFETs using statistics analysis) [J]. 半导体器件 (Semiconductor Devices), 2018, 43 (3): 181-187.
- [11] 高凡 (Gao Fan). SiC MOSFET 并联均流技术研究 (Research on current balance of paralleled SiC MOSFET) [J]. 数字通信世界 (Digital Communication World), 2019, (2): 51, 53.
- [12] Tu Jiaming, Ben Hongqi, Meng Tao, et al. Research on parallel current sharing scheme of 1 200 V/100 A SiC MOSFET [A]. 2019 International Conference on Electrical Machines and Systems [C]. Harbin, China, 2019. 190-196.
- [13] 邵伟华, 冉立, 曾正, 等 (Shao Weihua, Ran Li, Zeng Zheng, et al.). 基于优化对称布局的多芯片 SiC 模块动态均流 (Dynamic current sharing of multichip SiC module with optimal symmetric layout) [J]. 中国电机工程学报 (Proceedings of the CSEE), 2018, 38 (6): 1826-1836.
- [14] Ao Junhui, Wang Hao, Chen Jin, et al. The cost-efficient gating drivers with master-slave current sharing control for parallel SiC MOSFETs [A]. 2018 IEEE Transportation Electrification Conference and Expo [C]. Bangkok, Thailand, 2018. 9-11.
- [15] Qin Haihong, Zhang Ying, Zhu Ziyue, et al. Influences of circuit mismatch on paralleling silicon carbide MOSFETs [A]. 2017 IEEE Conference on Industrial Electronics and Applications [C]. Hefei, China, 2017. 556-561.
- [16] 秦海鸿, 张英, 朱梓悦, 等 (Qin Haihong, Zhang Ying, Zhu Ziyue, et al.). 寄生电容对 SiC MOSFET 开关特性的影响 (Influence of parasitic capacitance on switching characteristics of SiC MOSFET) [J]. 中国科技论文 (China Sciencepaper), 2017, 12 (23): 2708-2714.
- [17] 肖剑波, 邓林峰, 张渊, 等 (Xiao Jianbo, Deng Linfeng, Zhang Yuan, et al.). 一种应用于 SiC BJT 脉冲放电的快速驱动电路 (A fast drive circuit for SiC BJT in application of pulse discharging) [J]. 中国科技论文 (China Sciencepaper), 2017, 12 (2): 214-219.
- [18] 朱梓悦, 秦海鸿, 董耀文, 等 (Zhu Ziyue, Qin Haihong, Dong Yaowen, et al.). 宽禁带半导体器件研究现状与展望 (Research on wide-bandgap power devices; Current status and future forecasts) [J]. 电气工程学报 (Journal of Electrical Engineering), 2016, 11 (1): 1-11.
- [19] 张云, 庞云亭, 邱格, 等 (Zhang Yun, Pang Yunting, Qiu Ge, et al.). 基于 SiC 器件的集散式光伏发电系统损耗模型与分析 (Loss model and analysis of collecting and distributing photovoltaic power system based on SiC device) [J]. 电工电能新技术 (Advanced Technology of Electrical Engineering and Energy), 2019, 38 (2): 80-87.
- [20] 彭子和, 秦海鸿, 张英, 等 (Peng Zihé, Qin Haihong, Zhang Ying, et al.). 高压 eGaN HEMT 开关行为及其影响因素研究 (Analysis of switching behavior and influence factor of high voltage eGaN HEMT) [J]. 电工电能新技术 (Advanced Technology of Electrical Engineering and Energy), 2020, 39 (4): 17-26.

A forecasting model of static electro-thermal distribution between paralleled SiC MOSFETs

ZHU Zi-yue¹, QIN Hai-hong², CHEN Di-ke¹, PAN Guo-wei¹

- (1. Hua LOOKENG Honors College and Xbot School, Changzhou University, Changzhou 213164, China;
2. Key Laboratory for More-Electric-Aircraft Power System of Ministry of Industry and Information Technology,
Nanjing University of Aeronautics and Astronautics, Nanjing 211106, China)

Abstract: Paralleling of discrete SiC MOSFETs has been widely applied in electric and electronic devices in medium or high power applications. To make full use of the advantages brought by paralleling and avoid the phenomena of unbalanced electro-thermo distribution caused by inappropriate paralleling, static electro-thermo distribution between paralleled SiC MOSFETs should be forecast and evaluated in advance. However, the problem of mismatches between significant parameters as threshold voltage U_{TH} and on-state resistance $R_{DS(ON)}$ is inevitable even in the same part number of the same manufacturer because of its intrinsic characteristics caused by manufacturing process. These parameters which determine static and dynamic current distribution and electro-thermo distribution are of great significance. This paper investigated factors which influence static current distribution and electro-thermo distribution characteristics among paralleled devices and studied distribution curves of these critical parameters under variant temperatures, based on which, a forecasting model was put forward to predict the electro-thermo distribution. In the end, the accuracy of the forecasting model was verified by the experimental platform.

Key words: SiC MOSFET; paralleled switches; forecasting model of electro-thermal distribution