

基于 SiC BJT 典型双电源阻容驱动电路的开关过程分析及损耗最优的实现

莫玉斌, 秦海鸿, 修 强, 王守一, 史 杭
(南京航空航天大学自动化学院, 江苏 南京 211106)

摘要:为降低碳化硅(SiC)双极型晶体管(BJT)开关过程中的总损耗,针对 SiC BJT 典型的双电源阻容驱动电路,研究了考虑回路寄生参数情况下 SiC BJT 的详细开关过程,分析了加速电容对 SiC BJT 开关损耗和驱动损耗的影响,推导出了加速电容对 SiC BJT 开关过程各阶段持续时间的数学关系。理论分析表明,随着加速电容的增大,SiC BJT 的驱动损耗成比例上升,而对开关损耗的优化并不明显。实验测试了加速电容从 3.3nF 到 94nF 变化时 SiC BJT 的开关波形,并对加速电容变化时的 SiC BJT 的驱动损耗以及开关损耗进行了对比。实验结果表明,随着加速电容的增大,开关过程中的总损耗呈现先减小后增大的趋势,通过合理选取加速电容值,能够有效降低 SiC BJT 开关过程的总损耗。

关键词: 电力电子; SiC BJT; 开关过程; 加速电容; 开关损耗; 驱动损耗

DOI: 10.12067/ATEEE1904057 **文章编号:** 1003-3076(2020)02-0030-10 **中图分类号:** TM131.2

1 引言

由于 Si 材料自身的局限性,已难以满足新一代电力电子变换器对工作频率、阻断电压以及耐高温方面的要求。碳化硅(Silicon Carbide, SiC)器件因其更宽的禁带宽度、更高的热导率、更高的临界场强以及更快的电子迁移速率,在耐高温高压、开关速度、工作频率等方面优势明显,适合用于高速高功率的应用场合^[1]。SiC 双极型晶体管(Bipolar Junction Transistor, BJT)是一种具有广阔应用前景的高压功率开关器件,其导通压降低、开关速度快,具有耐高温、耐高压的特点^[2,3]。在航空航天、混合动力车辆、太阳能逆变器、功率因数校正、不间断电源(Uninterruptible Power Supply, UPS)和电机驱动领域均有广阔应用前景^[4,5]。

相较于 SiC MOSFET, SiC BJT 的开关速度更快,导通压降更低,导通性能更好^[6-8]。并且从工艺和可靠性上看, SiC BJT 不存在栅极氧化问题,工作可靠性更高^[7],在对可靠性要求较高的场合, SiC BJT

比 SiC MOSFET 更有优势。尽管 SiC BJT 具有众多优点,但是其基极驱动损耗远高于 SiC MOSFET 等单极性功率器件^[9],限制了它的发展。为降低 SiC BJT 的驱动损耗,可以采用低压驱动的方式,然而只使用低压驱动方式又会降低 SiC BJT 的开关速度^[10]。文献[11]提出了双电源阻容驱动的方法,驱动电路拓扑如图 1 所示。在 SiC BJT 开通过程中,高压电源 U_{OH} 及 $R_{CB}-C_B$ 支路起主要作用;在 SiC BJT 稳态导通期间,低压电源 U_{OL} 及 R_b 支路起主要作用;在 SiC BJT 关断过程中, $R_{CB}-C_B$ 支路以及 R_{BE} 支路同时起作用。该驱动电路既满足了 SiC BJT 高速开关的要求,又降低了稳态驱动损耗。

研究人员在双电源阻容驱动概念的基础上进行了一系列的改进,文献[12]对图 1 所示典型的 SiC BJT 双电源阻容驱动电路进行了优化设计,采用多个电阻并联的方式替代唯一的稳态导通电阻,并且每个电阻都与一个开关串联。能够根据集电极电流的不同动态改变稳态驱动电流的大小,降低了稳态导通时 SiC BJT 的驱动损耗,实验结果表明,采用文

收稿日期: 2019-04-20
基金项目: 国家自然科学基金项目(51677089)、江苏省研究生科研与实践创新计划项目(KYCX18_0287)
作者简介: 莫玉斌(1995-),男,河南籍,硕士研究生,研究方向为电力电子与电力传动;
秦海鸿(1977-),男,江苏籍,副教授,博士,研究方向为功率变换技术、电机控制、新器件应用。

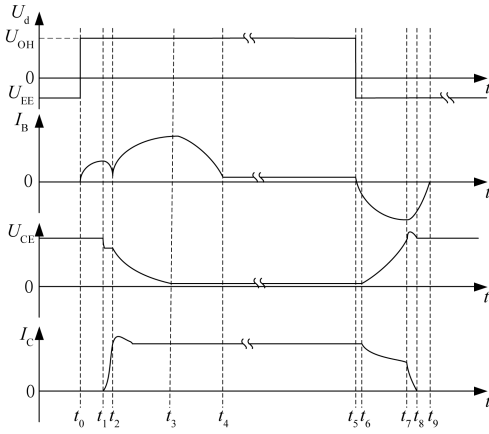


图3 SiC BJT的典型开关过程

Fig.3 Typical switching process of SiC BJT

以及驱动回路中电阻形成的RLC串联电路。此时,基极驱动电流 i_B 可表示为:

$$i_B(t) = \frac{2(U_{OH} - U_{OL})C_{BE}e^{-\frac{R_B}{2L_1}t}}{\sqrt{4L_1C_{BE} - R_B^2C_{BE}^2}} \cdot \sin \frac{\sqrt{4L_1C_{BE} - R_B^2C_{BE}^2}}{2L_1C_{BE}}t \quad (1)$$

式中, $L_1=L_{B1}+L_{B2}+L_{E1}+L_{E2}$; $R_B=R_{CB}+R_{B(int)}$ 。

对基极驱动电流进行积分,经过开通延时时间 $t_{on-delay}$ 后,集射极寄生电容充电完成,其充电电荷量达到额定电荷量 Q_{BE} 。

$$Q_{BE} = \int_0^{t_{on-delay}} i_B(t) dt \quad (2)$$

(2) 开通阶段2:集电极电流上升时间($t_1 \sim t_2$)

t_1 时刻,基射极寄生电容 C_{BE} 充电完成,SiC BJT器件开始导通,集电极电流 i_C 从0开始上升,直至 t_2 时刻电流达到稳态值。若不考虑功率回路中的寄生电感,集电极电流 i_C 线性上升,且从0上升至稳态值的时间 t_{L-rise} 由SiC BJT器件本身结构决定^[19]。

$$t_{L-rise} = \frac{W_B^2}{2D_n} \quad (3)$$

式中, W_B 为器件的基区宽度; D_n 为基区中电子的扩散系数。

功率回路寄生电感对集电极电流 i_C 的变化起阻碍作用,因而在实际开通过程中,集电极电流的上升时间比式(3)所计算出的时间要大,且随功率回路寄生电感的增大而增大。

在电流上升的时期,集射极电压 U_{CE} 会出现陡降现象,从 U_{DC} 下降至 U_L ,原因在于高速变化的集电极电流在功率回路寄生电感上产生了感应电压,此时寄生电感上的电压 U_L 可表示为:

$$U_L = U_{DC} - (L_C + L_E + L_{DC}) \frac{di_C(t)}{dt} \quad (4)$$

式中, $L_C=L_{C1}+L_{C2}$; $L_E=L_{E1}+L_{E2}$; $L_{DC}=L_{DC1}+L_{DC2}$ 。

此外,由于发射极寄生电感上产生了感应电压,造成驱动回路中驱动电压差降低,进而引起基极驱动电流 i_B 也会出现一定的下降。

(3) 开通阶段3:集射极电压下降时间($t_2 \sim t_3$)

t_2 时刻,集电极电流 i_C 上升至稳态值,二极管 D_H 对SiC BJT集射极电压的钳位作用消失,集射极电压 U_{CE} 开始下降。此时,电容 C_J 充电,充电电流与负载电流一同流过SiC BJT集电极,使集电极电流 i_C 出现电流尖峰。功率回路中的寄生电感与电容 C_J 作用,引发 i_C 波形出现振荡,集电极电流 i_C 可以表示为:

$$i_C(t) = I_0 + C_J \frac{du_{DH}(t)}{dt} \quad (5)$$

式中, I_0 为负载电流; u_{DH} 为续流二极管两端电压。

在此阶段,基极驱动电流 i_B 的主要作用是用来扫除 C_{BC} 中的电荷,由于流过电容 C_{BE} 的充电电流较小,在分析时可以忽略,基射极电压 U_{BE} 当做恒值处理。此时, i_B 可表示为(由于上一阶段 i_B 迅速下降,此阶段 i_B 的初始值设为0):

$$i_B(t) = \frac{2(U_{OH} - U_{BE})C_B e^{-\frac{R_B}{2L_B}t}}{\sqrt{4L_B C_B - R_B^2 C_B^2}} \cdot \sin \frac{\sqrt{4L_B C_B - R_B^2 C_B^2}}{2L_B C_B}t \quad (6)$$

当电容 C_{BC} 中的放电完成时,此阶段结束。

对基极驱动电流进行积分,经过集射极电压下降时间 t_{U-fall} 后,寄生电容 C_{BC} 的放电电荷达到基集极额定电荷 Q_{BC} (Q_{BC} 值可从数据手册中查得)。

$$Q_{BC} = \int_0^{t_{U-fall}} i_B(t) dt \quad (7)$$

(4) 开通阶段4:加速电容放电时间($t_3 \sim t_4$)

t_3 时刻, U_{CE} 已下降至稳态导通电压 $U_{CE(on)}$,SiC BJT完全导通。如果加速电容 C_B 取值过大,驱动回路中仍会有加速电容的放电电流流通,形成较大的驱动电流。此时驱动电流通路径由驱动回路的寄生电感、加速电容以及驱动回路中电阻组成。驱动电流 i_B 按式(6)规律变化,直至 t_4 时刻,流过加速电容 C_B 的电流为0,加速电容放电完成。

2.2 关断过程分析

SiC BJT关断过程的分析与开通过程类似,但比开通过程分析更为复杂,原因在于关断过程中加速电容 C_B 有两条放电支路,它不仅提供较大的基极

驱动电流,还通过稳态驱动电阻 R_{BE} 进行衰减,驱动电路中 $R_{CB}-C_B$ 支路以及 R_{BE} 支路同时起作用。如图 3 所示,关断过程仍可分为四个阶段。

(1) 关断阶段 1: 关断延时时间 ($t_5 \sim t_6$)

此阶段,动态支路和稳态支路的电源从正压跃变为负压,加速电容 C_B 逐渐放电,两端电压下降,基极驱动电流由正变负。电压差逐渐扩大时,加速电容 C_B 放电电流也逐渐增大,直至 SiC BJT 的集射极电压开始上升,放电电流为最大值。

考虑到驱动电路中寄生电感的影响,并结合关断阶段 1 的初始条件,可得出基极驱动电流 i_B 的表达式。

关断阶段 1 的初始条件为:① $U_d(0^+) = U_{EE}$; ② $i_B(0^-) = U_{OL}/R_{BE}$; ③ $U_{BE}(0^-) = U_{BE(sat)}$ ($U_{BE(sat)}$ 为 SiC BJT 饱和导通时基射极电压值,可从数据手册中查得); ④ $U_C(0^-) = U_{OH} - U_{BE(sat)}$ 。关断延时阶段的电流通路如图 4 中带箭头的折线所示。

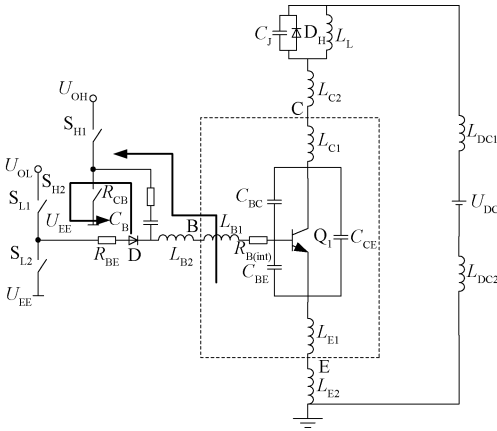


图 4 SiC BJT 关断阶段 1 的等效电路

Fig.4 Turn-off phase 1 equivalent circuit of SiC BJT

根据图 4 所示的电流通路以及关断阶段 1 的初始条件,可得:

$$i_B(t) = \frac{2(U_{OL} - U_{BE(sat)})C_{BE}}{\sqrt{4L_1C_{BE} - R_B^2C_{BE}^2}} e^{-\frac{R_B}{2L_1}t} \cdot \sin \frac{\sqrt{4L_1C_{BE} - R_B^2C_{BE}^2}}{2L_1C_{BE}}t - i_B(t_5) \sqrt{2} e^{-\frac{R_2}{2L_1}t} \cos \left(\frac{\sqrt{4L_1C_1 - R_2^2C_1^2}}{2L_1C_1}t + 135^\circ \right) - e^{-\frac{1}{R_B C_B}t} \frac{2(U_{OH} - U_{BE(sat)})C_{BE}}{\sqrt{4L_1C_{BE} - R_B^2C_{BE}^2}} e^{\frac{R_B}{2L_1}t} \cdot \sin \frac{\sqrt{4L_1C_{BE} - R_B^2C_{BE}^2}}{2L_1C_{BE}}t \quad (8)$$

驱动电流用于扫除基极的残余载流子,由于 SiC BJT 残余载流子数量较小, SiC BJT 的关断延时时间比开通延时时间短得多,此阶段 SiC BJT 仍处于

于导通状态,没有关断损耗。

(2) 关断阶段 2: 集射极电压上升时间 ($t_6 \sim t_7$)

t_6 时刻,关断延时阶段结束,集射极电压从饱和导通电压开始上升,基极驱动电流 i_B 给基集极寄生电容 C_{BC} 充电,当基集极寄生电容充电完成时, SiC BJT 的集射极电压上升至 U_{DC} ,此阶段结束。

关断阶段 2 的初始条件为:

① $U_d(0^-) = U_{EE} - U_{BE}(t_6)$; ② $i_B(0^-) = i_B(t_6)$; ③ $U_C(0^-) = U_C(t_6)$ ($U_{BE}(t_6)$ 、 $i_B(t_6)$ 、 $U_C(t_6)$ 分别为 t_6 时刻 SiC BJT 的基射极电压值、基极驱动电流值以及加速电容两端电压值)。

集电极电压上升阶段对应的电流通路如图 5 所示。

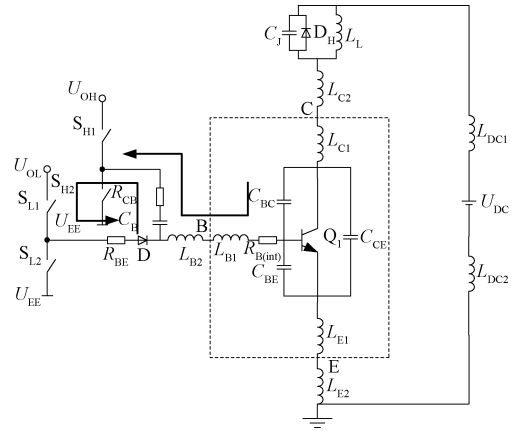


图 5 SiC BJT 关断阶段 2 的等效电路

Fig.5 Turn-off phase 2 equivalent circuit of SiC BJT

根据图 5 所示的电流通路以及关断阶段 2 的初始条件,可得出 i_B 的表达式:

$$i_B(t) = e^{-\frac{R_B}{2L_B}t} \frac{4C_B}{\sqrt{4L_B C_B - R_{CB}^2 C_B^2}} e^{\frac{R_{CB}}{2L_B}t} \cdot \sin \frac{\sqrt{4L_B C_B - R_{CB}^2 C_B^2}}{2L_B C_B}t + i_B(t_6) \sqrt{2} e^{-\frac{R_{CB}}{2L_B}t} \cdot \cos \left(\frac{\sqrt{4L_B C_B - R_{CB}^2 C_B^2}}{2L_B C_B}t + 135^\circ \right) - e^{-\frac{1}{R_B C_B}t} \frac{2U_C(t_6)C_B}{\sqrt{4L_B C_B - R_{CB}^2 C_B^2}} e^{\frac{R_{CB}}{2L_B}t} \cdot \sin \frac{\sqrt{4L_B C_B - R_{CB}^2 C_B^2}}{2L_B C_B}t \quad (9)$$

对电流 i_B 积分,可求得集射极电压的上升时间

t_{U-rise}

$$Q_{BC} = \int_0^{t_{U-rise}} i_B(t) dt \quad (10)$$

在集射极电压的上升期间,电容 C_j 两端电压下降,一部分负载电流流过 C_j 给电容放电,因而在此阶段,集电极电流 i_c 也出现下降现象, i_c 的变化规律为:

$$i_c(t) = I_0 - C_J \frac{du_{DH}(t)}{dt} \tag{11}$$

(3)关断阶段 3:集电极电流下降时间($t_7 \sim t_8$)

t_7 时刻,集射极电压上升至直流母线电压,集电极电流 i_c 开始下降。与开通过程的阶段 2 类似,此阶段集电极电流的下降时间由器件本身结构决定,如式(3)所示,受共射极寄生电感的影响较大, L_E 越大,集电极电流的下降速率越慢。

同样,在电流下降时间内, U_{CE} 也会出现振荡和电压尖峰。

(4)关断阶段 4:加速电容放电时间($t_8 \sim t_9$)

t_8 时刻,如果加速电容 C_B 中仍含有剩余电荷,将通过 $R_{CB}-R_B$ 支路进行释放,流过加速电容两端的电流 i_{CB} 可表示为:

$$i_{CB}(t) = \frac{U_{CB}(t_8)}{R_{CB} + R_B} e^{-\frac{1}{(R_{CB}+R_B)C_B}t} \tag{12}$$

如果加速电容 C_B 过小,反向电流在电压上升时间内就会下降到 0,且加速电容 C_B 会反向充电。为保证 SiC BJT 能够稳定关断,将电压上升时间内反向电流正好下降至零时的电容值设为加速电容的标准最小值。由于负压关断,即使加速电容 C_B 少量的反向充电仍可以保证电压上升至最大值后,基射极电压仍为负值,因此加速电容 C_B 的极限最小值可比标准最小值低一些。

3 寄生电感和加速电容对开关过程总损耗的影响

SiC BJT 的开关时间包括集射极电压的变化时间和集电极电流的变化时间(以下简称为电压变化时间和电流变化时间),开关期间驱动电流越大,SiC BJT 寄生电容的充放电速度越快,电压变化时间越短。驱动回路寄生电感对驱动电流的变化起抑制作用,基极寄生电感越大,基极驱动电流的上升下降速率越慢,SiC BJT 的开关过程中的电压变化时间越长。

为分析寄生电感对 SiC BJT 开关过程中电流变化时间的影响,本文利用 LT-Spice 仿真软件,搭建了 SiC BJT 双电源阻容驱动电路,参数设置见表 1。

表 1 驱动电路参数

Tab.1 Drive circuit parameters

参数	数值	参数	数值
U_{OH}/V	18	R_{CB}/Ω	1
U_{OL}/V	5	R_{BE}/Ω	2.68
U_{EE}/V	-5	C_B/nF	10

图 6 所示为不同寄生电感条件下 SiC BJT 开关过程中电流变化时间的仿真波形。如图 6 所示,基极寄生电感从 10nH 增大到 60nH 时,集电极电流变化时间仅增大了 0.5ns 左右;而发射极寄生电感从 10nH 增大到 60nH 时,集电极电流的变化时间迅速增加,开通过程电流上升时间从 1.2ns 上升至 18ns,关断过程电流下降时间从 1.2ns 上升至 16ns,此变化趋势与理论分析结果一致。

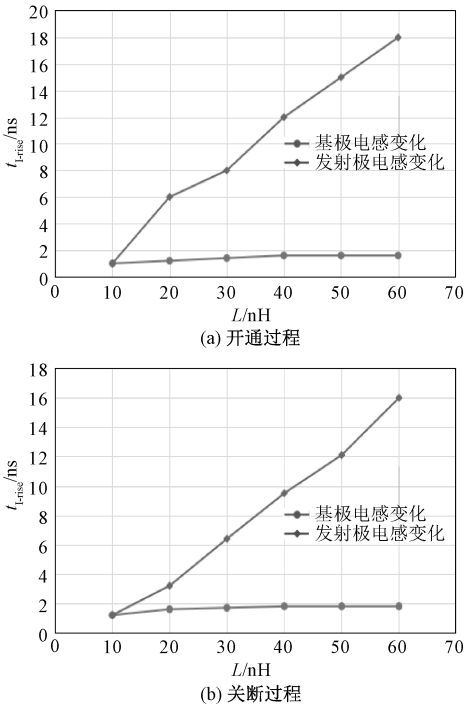


图 6 寄生电感对集电极电流变化时间的影响

Fig.6 Influence of parasitic inductance on collector current change time

基极寄生电感和发射极寄生电感会抑制 SiC BJT 开关过程电压电流的变化时间,寄生电感值越大,SiC BJT 开关时间越长,开关损耗越大。在设计驱动电路以及绘制 PCB 板时,需要尽可能减小驱动回路以及功率回路的寄生电感。

加速电容的取值对 SiC BJT 的开关特性也有影响。在 SiC BJT 开关过程的八个阶段中,加速电容主要影响开通过程的第 3、第 4 阶段以及关断过程的第 2、第 4 阶段。

根据第 2 节分析得出的式(1)、式(2)以及式(9)、式(12)四个表达式,利用 Mathcad 工程计算软件,计算出不同加速电容取值下 SiC BJT 开关过程中的集射极电压变化时间以及加速电容的放电时间。图 7 对比了不同加速电容取值下 SiC BJT 开关

过程中,集射极电压变化时间的计算结果和仿真结果。由图 7 中可知,加速电容对 SiC BJT 集射极电压变化时间的影响较小,加速电容较小时,集射极电压的变化时间随加速电容的增大而增大,当加速电容值增加到一定值时,加速电容的增加对 SiC BJT 集射极电压的变化时间基本没有影响。加速电容值从 4.8nF 逐渐增大至 32nF 时,集射极电压的变化时间降低了 1~2ns,加速电容大于 32nF 时,集射极电压的变化时间基本不变。计算结果与仿真结果趋势基本吻合,仅在加速电容较小情况下稍有差异,验证了 SiC BJT 开关过程中电压变化阶段建模的正确性。

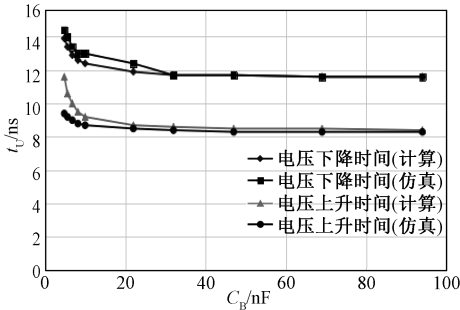


图 7 加速电容值对电压变化时间的影响

Fig.7 Effect of accelerating capacitance on voltage change time

图 8 给出了 SiC BJT 开关过程中,加速电容放电时间计算结果与仿真结果对比。如图 8 所示,随着加速电容值的增大,加速电容的放电时间线性增大,驱动损耗也随之线性增大。关断过程中加速电容的放电时间计算值与仿真值拟合良好,但开通过程的计算与仿真结果存在一定差距,原因在于开通过程中的加速电容放电阶段, SiC BJT 基射极电压并非恒定不变,而是逐渐下降的,因而利用式(6)计算所得的电容放电时间与仿真所得时间稍有不同。

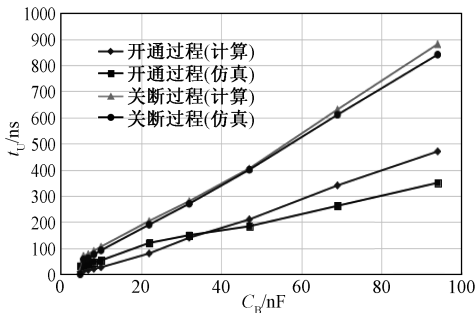


图 8 加速电容值对电容放电时间的影响

Fig.8 Effect of accelerating capacitance on capacitor discharge time

加速电容变化对集电极电流变化时间影响的仿真结果如图 9 所示。当加速电容从 4.8nF 增加到 94nF 时, SiC BJT 开通过程的电流上升时间以及关断过程的电流下降时间基本不变,变化幅度均在 0.1ns 左右。由仿真波形可以看出,加速电容的变化对 SiC BJT 开关过程中的电流上升下降时间基本没有影响,与理论分析结果一致。

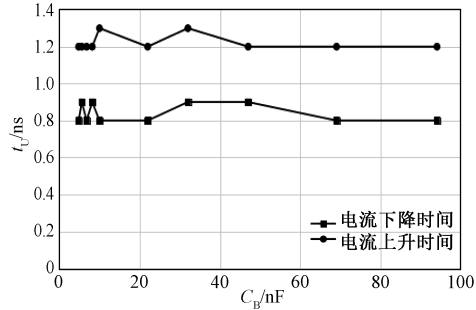


图 9 加速电容值对集电极电流变化时间的影响

Fig.9 Effect of accelerating capacitance on collector current change time

根据前文分析,在 SiC BJT 开关过程中,增大加速电容并不能显著降低 SiC BJT 的开关时间,反而会因其过大的加速电容,造成较大的驱动损耗。因此在选择加速电容时需要综合考虑 SiC BJT 的开关损耗以及驱动损耗,以实现开关过程中的总损耗最低。

SiC BJT 开关损耗的表达式为:

$$P_{sw} = \frac{1}{2} U_{CE} I_C (t_l + t_u) \quad (13)$$

式中, I_C 为流过集电极的电流等效值; t_l, t_u 分别为 SiC BJT 开关过程电压、电流的变化时间。

SiC BJT 驱动电路的驱动损耗主要包括四部分: 基射结损耗 P_{BE} 、基极电容充电损耗 P_{SB} 、加速电容 C_B 损耗 P_{CB} 、稳态导通电阻 R_{BE} 损耗 P_R 。其中加速电容的损耗代表开关瞬间的驱动损耗,基极电阻的损耗代表稳态驱动损耗。具体的损耗分析如下^[8]:

(1) 基射结损耗 P_{BE}

SiC BJT 导通后,基射极电压维持在稳定的饱和值,在开通期间由于基射极压降吸收的驱动功率为:

$$P_{BE} = I_{B,AV} U_{BE(SAT)} \quad (14)$$

式中, $I_{B,AV}$ 为基极驱动平均电流; $U_{BE(SAT)}$ 为 SiC BJT 导通时基射极饱和压降(不考虑开关过程)。

(2) 基极电容充电损耗 P_{SB}

由于基极电容较小,这部分引起的损耗也较小,基极电容理想化为容值不变的电容,相应的基极电

荷也假设为恒定值 Q_B 。基极电容的损耗为:

$$P_{SB} = U_{BE(SAT)} Q_B f_s \quad (15)$$

式中 f_s 为 SiC BJT 的开关频率。

(3) 加速电容 C_B 损耗 P_{CB}

加速电容的损耗主要来自于电容充放电引起的损耗,其损耗大小为:

$$P_{CB} = C_B (U_{OH} - U_{BE(SAT)})^2 f_s \quad (16)$$

(4) 稳态导通电阻 R_{BE} 损耗 P_R

SiC BJT 稳态导通期间,驱动电流在电阻 R_{BE} 上产生的损耗为:

$$P_R = I_{B,RMS}^2 R_{BE} \quad (17)$$

式中 $I_{B,RMS}$ 为流过电阻 R_{BE} 电流的均方根值。

加速电容对 SiC BJT 开关过程总损耗的影响仿真分析结果如图 10 所示(其中母线电压 U_{DC} 设置为 500V,负载电流 I_0 设置为 10A,工作频率设为 200kHz,基射极饱和压降 $U_{BE(SAT)}$ 约为 3.7V,稳态驱动电流 I_B 约为 0.35A)。图 10 中,当加速电容逐渐增加时,SiC BJT 的开关损耗略有下降,且加速电容上升到一定程度后,其开关损耗基本不再发生变化。但驱动损耗仍会随着加速电容的增加成比例上升,若加速电容过大,驱动损耗的上升值甚至可能超过 SiC BJT 开关损耗的下降值。此时,即使加速电容容值的加大可以使 SiC BJT 的开关损耗有所降低,但是其带来的较大的驱动损耗却会增加 SiC BJT 开关过程中的总损耗。从图 10 中曲线可以看出,加速电容的取值存在最优选择,当加速电容选取在 20~30nF 时,SiC BJT 开关过程的总损耗最低。

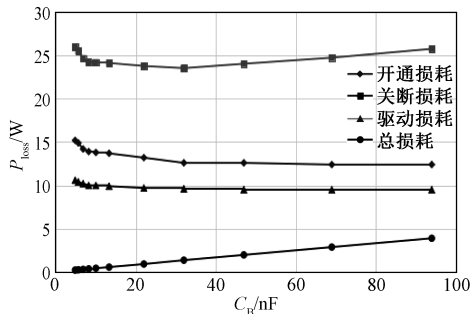


图 10 加速电容值对 SiC BJT 开关总损耗影响的仿真结果

Fig.10 Simulation results of the effect of accelerating capacitance on total loss during switching

4 实验结果分析

搭建了 SiC BJT 的双脉冲测试平台,如图 11 所示。负载电感为 256μH,被测 SiC BJT 为 GeneSiC 公司型号为 GA10JT12-247 的器件^[20],其电压电流

定额为 1200V/25A;SiC SBD 采用泰科天润公司型号为 G3S12010A 的器件,其电压电流定额为 1200V/12.5A;电流传感器采用 Tektronix 公司的 TCP2020,高压差分探头采用型号 Tektronix 公司的 P5201;采用 DSP28335 控制板产生双脉冲触发信号。SiC BJT 开关特性的实验测试条件为: $U_{DC} = 600V$,电感 $L = 256\mu H$,测试电流 $I = 12A$ 。

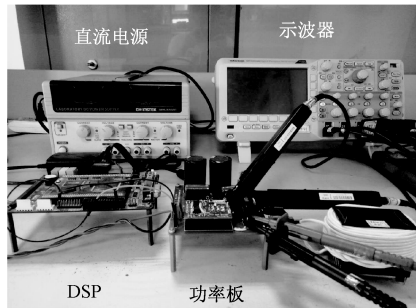


图 11 SiC BJT 的双脉冲测试平台

Fig.11 Double pulse test platform for SiC BJT

图 12 给出了 SiC BJT 的开通实验波形。开通过程中测试条件为: $R_{CB} = 1\Omega$, $R_{BE} = 2.4\Omega$, $C_B = 4.7nF$, $U_{OH} = 18V$, $U_{OL} = 5V$, $U_{EE} = -5V$ 。由图 12 可以看出,SiC BJT 的开通过程分为四个阶段,分别为:开通延时时间($t_0 \sim t_1$ 时期)、集电极电流上升时间($t_1 \sim t_2$ 时期)、集射极电压下降时间($t_2 \sim t_3$ 时期)、加速电容放电时间($t_3 \sim t_4$ 时期)。在 $t_0 \sim t_1$ 时间内,基极驱动电流给 SiC BJT 基射极寄生电容充电, $U_{CE} = U_{DC}$, $i_C = 0$;在 $t_1 \sim t_2$ 时间内,集电极电流 i_C 迅速上升,基射极电压 U_{CE} 略有下降,由于共射极寄生电感的影响,基极驱动电流 i_B 呈下降趋势;在 $t_2 \sim t_3$ 时间内,此时 i_B 又开始上升,导致基射极电压 U_{CE} 迅速下降,集电极电流 i_C 出现电流尖峰;在 $t_3 \sim t_4$ 时间内,SiC BJT 已完全开通,集射极电压 U_{CE} 下降至导通压降, i_C 上升至负载电流,加速电容中剩余电荷通过 i_B 进行释放。

图 13 给出了 SiC BJT 的关断过程。关断过程中测试条件为: $R_{CB} = 1\Omega$, $R_{BE} = 2.4\Omega$, $C_B = 4.7nF$, $U_{OH} = 18V$, $U_{OL} = 5V$, $U_{EE} = -5V$ 。可以分为四个阶段,分别为:关断延时时间($t_5 \sim t_6$)、集射极电压上升时间($t_6 \sim t_7$)、集电极电流下降时间($t_7 \sim t_8$)、加速电容放电时间($t_8 \sim t_9$)。在 $t_5 \sim t_6$ 时间内,基极驱动电流 i_B 抽取 SiC BJT 的残余载流子, $U_{CE} = U_{CE(on)}$, $i_C = I_0$;在 $t_6 \sim t_7$ 时间内, i_B 给基集极寄生电容 C_{BC} 充电,导致基射极电压 U_{CE} 上升,集电极电流 i_C 略有下降;在 $t_7 \sim t_8$ 时间内,集电极电流 i_C 迅速下降,由于功率

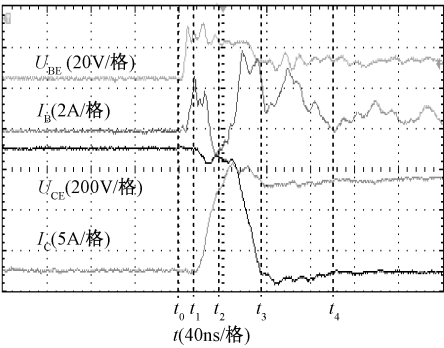


图 12 SiC BJT 的开通波形
Fig.12 Turn-on waveform of SiC BJT

回路寄生电感的影响,基射极电压 U_{CE} 出现振荡和电压尖峰;在 $t_8 \sim t_9$ 时间内,SiC BJT 已完全关断,集射极电压 U_{CE} 上升至 U_{DC} , i_C 下降为 0,加速电容中剩余电荷通过稳态支路释放,因此基极驱动电流迅速下降到 0。

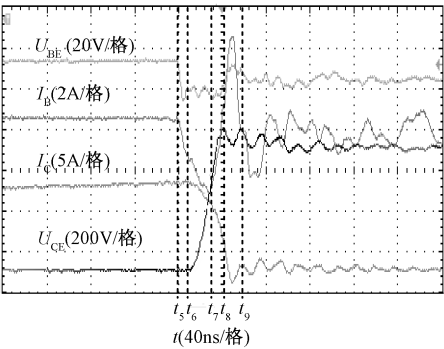
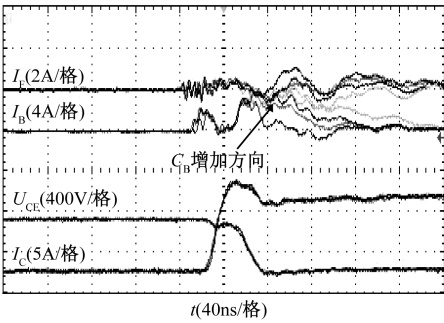


图 13 SiC BJT 的关断波形
Fig.13 Turn-off waveform of SiC BJT

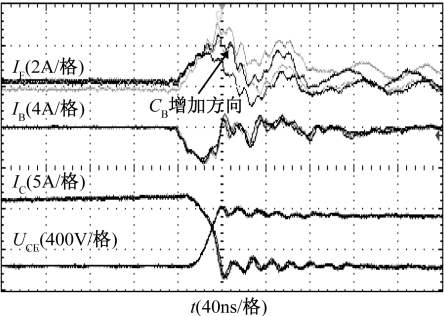
为验证加速电容对 SiC BJT 开关时间以及开关损耗的影响,采用不同加速电容值对 SiC BJT 进行测试(测试条件为: $U_{DC} = 500V$,负载电流 $I = 10A$ 。加速电容 C_B 从 4.8nF 到 94nF 变化)。

图 14 为不同加速电容条件下 SiC BJT 的开通波形和关断波形的叠图。如图 14 所示,加速电容的增大对 SiC BJT 的开关时间的影响较小,在测试波形对比图中不能明显地看出开关时间的变化,而加速电容的放电时间随加速电容容值的增加线性增加。实验波形与理论分析结果一致。

不同加速电容情况下的 SiC BJT 开关过程的损耗对比结果如图 15 所示。SiC BJT 的关断损耗随加速电容的增大而减小,驱动损耗随加速电容的增大线性增加,而 SiC BJT 开通损耗随加速电容的增大呈现先增大后减小的趋势,原因在于当加速电容较



(a) 开通波形叠图



(b) 关断波形叠图

图 14 加速电容对 SiC BJT 的开关特性的影响
(C_B 分别为 6.8nF、10nF、22nF、32nF)

Fig.14 Effect of accelerating capacitance on switching characteristics of SiC BJT

(The capacitance values are 6.8nF、10nF、22nF and 32nF)

小时,在 SiC BJT 关断过程中并不能将寄生电容中的电荷完全抽取,因而 SiC BJT 开通时需要的充电电荷较小,所以在加速电容较小的情况下,SiC BJT 的开通损耗反而降低。

SiC BJT 开关过程中的总损耗曲线与理论分析结果一致,随着加速电容值的增大,开关过程的总损耗先下降后上升,加速电容容值在 30nF 左右时,SiC BJT 开关过程中的总损耗最低。

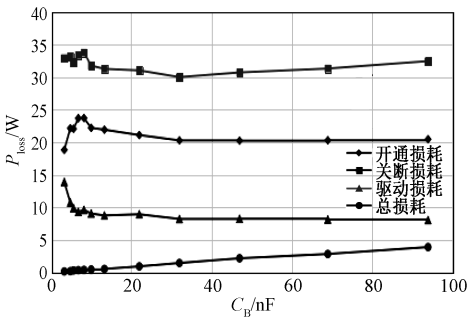


图 15 加速电容值对 SiC BJT 开关总损耗影响的实验结果

Fig.15 Experimental results of the effect of accelerating capacitance on total loss during switching

5 结论

SiC BJT 是一种新型的第三代半导体器件,具有高速高温运行能力,可以满足高功率密度电力电子装置的应用要求。基于 SiC BJT 典型的双电源阻容驱动电路,本文对 SiC BJT 开关过程进行了详细的模态分析,研究了加速电容取值对 SiC BJT 开关损耗和驱动损耗的影响,得出了 SiC BJT 开关过程中的总损耗降低方法。最后利用实验验证了开关过程电路模型以及加速电容带来的影响。得到如下结论:

(1) SiC BJT 的开关速度取决于驱动电流的大小、驱动电流与驱动回路寄生电感、加速电容以及驱动回路电阻值。降低寄生电感值,适当增大加速电容值能够加快 SiC BJT 的开关速度。

(2) 在一定取值范围内增大加速电容有助于加快 SiC BJT 开关速度,降低开关损耗。但增大到一定值后,继续增大加速电容值对于优化 SiC BJT 开关损耗的效果并不明显,反而驱动损耗会随加速电容的增大迅速增加,造成 SiC BJT 开关过程中的总损耗增加。

(3) 选取加速电容的容值需要综合考虑 SiC BJT 的开关损耗和驱动损耗,以实现 SiC BJT 开关过程总损耗的最优。

参考文献 (References):

- [1] 曾正, 邵伟华, 胡博容, 等 (Zeng Zheng, Shao Weihua, Hu Borong, et al.). SiC 器件在光伏逆变器中的应用与挑战 (Chances and challenges of photovoltaic inverters with silicon carbide devices) [J]. 中国电机工程学报 (Proceedings of the CSEE), 2017, 37 (1): 221-232.
- [2] Nawaz M, Chen N, Chimento F, et al. Static and dynamic characterization of high power silicon carbide BJT modules [J]. IEEE Transactions on Industry Applications, 2016, 52 (6): 4990-4998.
- [3] Johannesson D, Nawaz M. Development of a simple analytical pspice model for SiC-Based BJT Power modules [J]. IEEE Transactions on Power Electronics, 2016, 31 (6): 4517-4525.
- [4] Calderon-Lopez G, Forsyth A J, Gordon D L, et al. Evaluation of SiC BJTs for high-power DC-DC converters [J]. IEEE Transactions on Power Electronics, 2014, 29 (5): 2474-2481.
- [5] Sheng K, Yu L C, Zhang J, et al. High temperature

characterization of SiC BJTs for power switching applications [A]. 2005 International Semiconductor Device Research Symposium [C]. Bethesda, USA, 2005. 168-169.

- [6] Usman M, Nawaz M, Hallen A. Position-dependent bulk traps and carrier compensation in 4H-SiC bipolar junction transistors [J]. IEEE Transactions on Electron Devices, 2013, 60 (1): 178-185.
- [7] Buono B, Ghandi R, Domeij M, et al. Modeling and characterization of the on-resistance in 4H-SiC power BJTs [J]. IEEE Transactions on Electron Devices, 2011, 58 (7): 2081-2087.
- [8] Miyake H, Okuda T, Niwa H, et al. 21-kV SiC BJTs with space-modulated junction termination extension [J]. IEEE Electron Device Letters, 2012, 33 (11): 1598-1600.
- [9] 赵斌, 秦海鸿, 马策宇, 等 (Zhao Bin, Qin Haihong, Ma Ceyu, et al.). SiC 功率器件的开关特性探究 (Exploration of switching characteristics of SiC-based power devices) [J]. 电工电能新技术 (Advanced Technology of Electrical Engineering and Energy), 2014, 33 (3): 18-22.
- [10] 王翰祥, 蒋栋 (Wang Hanxiang, Jiang Dong). 基于分立器件的 SiC MOSFET 功率模块门极驱动电路设计 (Design of gate driver circuit using discrete devices for SiC MOSFET power module) [J]. 电工电能新技术 (Advanced Technology of Electrical Engineering and Energy), 2018, 37 (10): 51-57.
- [11] Jacek Rabkowski, Georg Tolstoy, Dimosthenis Pefitsis, et al. Low-loss high-performance base-drive unit for SiC BJTs [J]. IEEE Transactions on Power Electronics, 2012, 27 (5): 2633-2643.
- [12] Tolstoy G, Pefitsis D, Rabkowski J, et al. A discretized proportional base driver for silicon carbide bipolar junction transistors [J]. IEEE Transactions on Power Electronics, 2014, 29 (5): 2408-2417.
- [13] Liao L, Wang J, Tang S, et al. A new proportional base drive technique for SiC bipolar junction transistor [J]. IEEE Transactions on Power Electronics, 2017, 32 (6): 4600-4606.
- [14] 史一哲, 梁世维, 王俊 (Shi Yizhe, Liang Shiwei, Wang Jun). 一种最小化 SiC BJT 驱动损耗的智能驱动技术 (Intelligent driving technology for minimizing SiC BJT driving loss) [A]. 第十二届中国高校电力电子与电力传动学术年会论文集 (Proceedings of the 12th Symposium on Power Electronics and Electrical Drivers) [C]. 2018.
- [15] 秦海鸿, 朱梓悦, 戴卫力, 等 (Qin Haihong, Zhu

Ziyue, Dai Weili, et al.). 寄生电感对 SiC MOSFET 开关特性的影响 (Influence of parasitic inductance on switching characteristics of SiC MOSFET) [J]. 南京航空航天大学学报 (Transactions of Nanjing University of Aeronautics & Astronautics), 2017, 49 (4): 531-539.

[16] 曾正, 邵伟华, 陈昊, 等 (Zeng Zheng, Shao Weihua, Chen Hao, et al.). 基于栅极驱动回路的 SiC MOSFET 开关行为调控 (On-off behavior control of SiC MOSFET by gate drive loop) [J]. 中国电机工程学报 (Proceedings of the CSEE), 2018, 38 (4): 1165-1176.

[17] 梁美, 郑琼林, 李艳, 等 (Liang Mei, Zheng Qionglin, Li Yan, et al.). 用于精确预测 SiC MOSFET 开关特性的分析模型 (Analytical model of SiC MOSFET for accurately predicting the switching performance) [J]. 电工技术学报 (Transactions of China Electrotechnical Society), 2017, 32 (1): 148-158.

[18] 巴腾飞, 李艳, 梁美 (Ba Tengfei, Li Yan, Liang Mei). 寄生参数对 SiC MOSFET 栅源极电压影响的研究 (The effect of parasitic parameters on gate-source voltage of SiC MOSFET) [J]. 电工技术学报 (Transactions of China Electrotechnical Society), 2016, 31 (13): 64-73.

[19] 邓永辉 (Deng Yonghui). 4H-SiC BJT 功率器件结构和特性研究 (Structure and characteristics study of 4H-SiC BJT power devices) [D]. 杭州: 浙江大学 (Hangzhou: Zhejiang University), 2013.

[20] GA10JT12-247, GeneSiC Semiconductor [S].

Switching process analysis and loss optimal implementation
based on SiC BJT typical dual-supply RC drive circuit

MO Yu-bin, QIN Hai-hong, XIU Qiang, WANG Shou-yi, SHI Hang
(College of Automation Engineering, Nanjing University of Aeronautics and Astronautics,
Nanjing 211106, China)

Abstract: In order to reduce the total loss in the switching process of SiC BJT. This paper studies the detailed switching process of SiC BJT considering the loop parasitic parameters based on the SiC BJT dual-source driver with resistor and capacitor. Then, the influence of the accelerating capacitance on the switching loss and drive loss of SiC BJT is analyzed and the mathematical relationship between the accelerating capacitance and the duration of the SiC BJT switching process is deduced. The theoretical analysis shows that as the accelerating capacitance increases, the driving loss of SiC BJT increases proportionally, while the switching loss decreases less. Finally, the switching waveform of SiC BJT was determined experimentally at various accelerating capacitance values from 3.3nF to 94nF. In addition, the driving loss and switching loss of the SiC BJT are compared. From power loss measurements, it was found that with the increase of the accelerating capacitance, the total loss in the switching process first decreases and then increases. The total reduction of the overall loss in the SiC BJT switching process can be achieved through properly selecting the accelerating capacitance.

Key words: power electronics; SiC BJT; switching process; accelerating capacitor; switch loss; drive loss