

# 基于 SOGI 单相锁相环的列车辅助逆变器并联技术

康成伟<sup>1</sup>, 顾诚博<sup>2</sup>, 李伟杰<sup>2</sup>, 王 伟<sup>3</sup>, 刁利军<sup>2</sup>

(1. 中车长春轨道客车股份有限公司, 吉林 长春 130062;

2. 北京交通大学电气工程学院, 北京 100044;

3. 中车青岛四方车辆研究所有限公司, 山东 青岛 266031)

**摘要:** 轨道列车辅助供电系统中的传统三相锁相环系统复杂,在母线电压不平衡及出现扰动的情況下存在锁相性能下降的情况。本文针对这一问题,提出一种改进的基于二阶广义积分器(SOGI)的单相锁相环设计方案,在提高系统简洁程度的同时,达到提高锁相的响应速度、降低稳态误差的目的。本文基于 SOGI 进行数学建模分析,提出一种基于 SOGI 的列车辅助逆变器并联控制方法,并在基于 DSP TMS320F28335 的 50kV·A 三相辅助逆变器的并联实验平台上进行实验验证。仿真和实验结果表明,该锁相方案能有效提高辅助逆变器并联的控制性能。

**关键词:** 辅助供电并联; 锁相环; 二阶广义积分器

**DOI:** 10. 12067/ATEEE1903019

**文章编号:** 1003-3076(2019)05-0068-06

**中图分类号:** TM464

## 1 引言

近年来,我国轨道交通行业发展迅速,轨道交通车辆需求旺盛。其中,辅助逆变器是轨道列车牵引系统的重要组成部分,担当着为列车上中压交流负载供电的重要角色<sup>[1]</sup>。相对于单台大功率辅助逆变器集中供电,辅助逆变器并联供电技术可以扩大系统的容量,有效提高系统的冗余度和可靠性,有利于模块化设计。因此,辅助逆变器并联供电模式是目前以及今后发展的重大趋势。

锁相环(Phase Locked Loop, PLL)在轨道列车辅助供电系统中是必不可少的环节。在辅助供电并联系统中,当一台逆变器并联进入母线系统前,为防止并联瞬间产生巨大的环流烧毁器件,需要通过锁相环保证其输出电压的频率、相位和母线电压保持一致。高效的锁相环要求能够快速准确地跟踪母线电压的频率和相位,因此,研究锁相环对轨道列车辅助并联供电系统具有十分重要的意义。

传统的锁相环基于三相坐标系,通过 Park 坐标变换易于得到两个正交信号,可实现鉴相的功能,从而对三相电压进行锁相。这样的锁相方式实现简

单,能够满足正常的需求,应用十分广泛。文献[2]分析介绍了三相锁相环的基本原理及其特性;文献[3,4]介绍了基于 dq 坐标变换下 PI 控制的三相锁相环技术。但是,基于三相坐标系的锁相环需要至少两个电压信号,即至少需要两个电压传感器,整个系统更加复杂。而单相锁相环只需要一相的电压信号,系统更加简洁,并且在设计合理的情况下单相锁相环的动静态性能都能够媲美三相锁相环<sup>[5,6]</sup>。文献[7-10]提出一种基于二阶广义积分器(Second Order Generalized Integrator, SOGI)的锁相环,在电网电压频率扰动的情况,该锁相环产生的矢量都具有较小的稳态 THD,同时具有很好的动态跟随性能。文献[11]在此基础上改进,建立小信号模型进行分析,提高了系统的稳态裕度和瞬态性能。关于逆变器无线并联技术,文献[12]介绍了一种改进传统虚拟阻抗控制的并联逆变器自适应下垂控制策略。

本文针对传统三相锁相环在轨道列车辅助供电系统中出现的接线复杂以及扰动情况下不能精确地检测相位的问题,提出一种基于 SOGI 的新型锁相环技术,并在此基础上提出多台辅助逆变器并联控制的方案。在理论分析和仿真验证的基础上,搭建

收稿日期: 2019-03-07

作者简介: 康成伟(1980-),男,辽宁籍,高级工程师,研究方向为轨道列车牵引控制系统;

刁利军(1980-),男,广东籍,教授,博士,研究方向为电力电子与电力传动(通讯作者)。

50kV·A 的辅助逆变器并联实验平台进行实验验证,证明了该控制算法的可行性。

## 2 锁相环设计分析

### 2.1 锁相环基本工作原理

锁相环是锁定相位的闭环控制系统,分为硬件锁相环和软件锁相环。传统的硬件锁相环由鉴相器、环路滤波器和压控振荡器组成。硬件锁相环的硬件电路使系统更加复杂,并且其锁相效果和抗干扰能力都较差,因此逐渐被软件锁相环所替代,本文重点是对软件数字锁相环技术做研究。

三相锁相环是单相锁相环的基础,因此,首先分析三相同步旋转坐标系下锁相环的工作原理。在三相同步旋转坐标系下,先将采样得到的三相母线电压经过 Park 变换得到 dq 坐标系下的电压分量  $u_{od}$ 、 $u_{oq}$ 。其中,q 轴电压分量  $u_{oq}$  可以反映三相母线电压矢量和旋转坐标系的相位关系。

图 1 为三相母线电压矢量和同步旋转坐标系之间的相位示意图。三相母线电压投影在旋转坐标系 q 轴分量  $u_{oq\_bus}$  的大小和方向可以反映同步旋转坐标系和三相母线矢量的相位关系,例如  $u_{oq\_bus}$  为正,说明三相母线电压矢量超前于旋转坐标系,要想达到同步需要增大旋转坐标系的旋转速度,反之亦然。因此,要想使三相母线电压矢量和旋转坐标系做到同频同相位,则需使  $u_{oq\_bus} = 0$ 。三相同步旋转坐标锁相环示意图如图 2 所示。

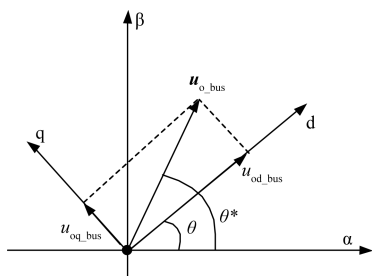


图 1 矢量相位示意图

Fig. 1 Diagram of vector phase

三相同步旋转坐标系下的锁相环流程如下:将实时采样得到的三相母线电压通过 Park 变换得到 dq 坐标系下的电压分量  $u_{od}$  和  $u_{oq}$ ,其中  $u_{oq}$  可以反映相位关系,因此将其做闭环处理。锁相环的目标是将逆变器输出电压和母线电压同相位,因此  $u_{oq}$  的指令值为零,通过与反馈信号做差得到误差信号经 PI 调节器输出调节旋转坐标系的旋转角速度  $\omega_{Ref\_n}$ ,经过积分环节得到三相同步旋转坐标系的旋

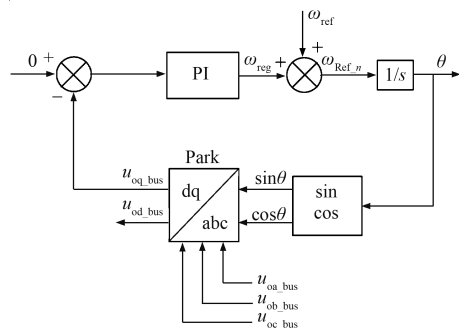


图 2 三相同步旋转坐标锁相环示意图

Fig. 2 Schematic diagram of three-phase synchronous rotating coordinate phase-locked ring

转角度。通过对 PI 调节器的合理设计,可以做到  $u_{oq} = 0$ ,即达到逆变器输出电压矢量和三相母线电压矢量同步的目的。

### 2.2 基于 SOGI 的单相锁相环

图 3 为基于正交变换的单相锁相环控制框图,从图 3 可以看出,单相锁相环中不同于三相系统的主要差别就在于正交坐标系的产生。

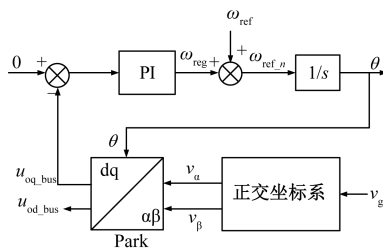


图 3 基于正交变换的单相锁相环控制框图

Fig. 3 Single phase locked loop control block diagram based on orthogonal transformation

单相电压输入信号产生正交信号最简单的办法就是采用延迟,将一相电压信号延迟  $90^\circ$ ,得到两个相互正交的电压信号。当输出电压比较稳定时,这种方式的锁相效果较好。但是当输出电压信号幅值和频率波动时,由于产生的信号不严格正交,锁相的效果变差。而基于 SOGI 的锁相环设计数字实现比较容易,运算量较少,对输入电压的波动具有自适应性,因此本文将此设计应用在轨道列车的辅助变流器上。

SOGI 可以使输入电压信号产生两个相互正交的信号,进而实现鉴相的功能。结构如图 4 所示。

图 4 中,虚线框内传递函数为:

$$G_{\text{SOGI}}(s) = \frac{v_\alpha}{k_0 \varepsilon_v}(s) = \frac{\omega_0 s}{s^2 + \omega_0^2} \quad (1)$$

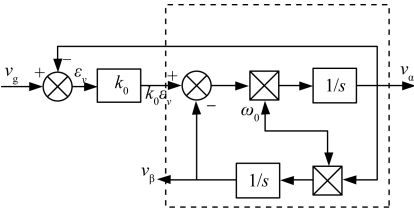


图 4 SOGI 结构框图  
Fig. 4 Structure diagram of SOGI

输出的两个正交信号对应的传递函数表达式为:

$$G_{\alpha}(s)=\frac{v_{\alpha}(s)}{v_g(s)}=\frac{k_0\omega_0s}{s^2+k_0\omega_0s+\omega_0^2}\tag{2}$$

$$G_{\beta}(s)=\frac{v_{\beta}(s)}{v_g(s)}=\frac{k_0\omega_0^2}{s^2+k_0\omega_0s+\omega_0^2}\tag{3}$$

从式(2)和式(3)可以看出,  $v_{\alpha}$  和  $v_{\beta}$  为两个严格正交的向量,经 Park 变换便可得到三相同步旋转坐标系下 dq 轴的电压分量,从而通过 PI 调节器实现锁相的功能。从传递函数还可以看出,当  $\omega_0$  为三相母线电压的频率时,  $v_{\alpha}$  和  $v_{\beta}$  的幅值和输入母线电压的幅值保持一致。并且基于 SOGI 的锁相环带宽由增益  $k_0$  决定,带宽可以更大,更适合频率变化的情况。

令输入的母线电压信号为正弦信号,即  $v = V\cos\omega t$ ,则输出信号可以表示为:

$$v_{\alpha}(t)=\frac{V}{\sqrt{1-(k_0/2)^2}}\cos[\omega_0\sqrt{1-(k_0/2)^2}\cdot t]\cdot e^{-\frac{k_0\omega_0}{2}t}+V\cos\omega_0t\tag{4}$$

$$v_{\beta}(t)=\frac{V}{\sqrt{1-(k_0/2)^2}}\sin(\omega_0\sqrt{1-(k_0/2)^2}\cdot t+\varphi)\cdot e^{-\frac{k_0\omega_0}{2}t}+V\sin\omega_0t\tag{5}$$

式中

$$\varphi=\arctan\frac{k_0/2}{\sqrt{1-(k_0/2)^2}}$$

在 MATLAB 中,对  $G_{\alpha}(s)$  和  $G_{\beta}(s)$  的波特图进行绘制,其中  $k_0$  取 1.414,  $\omega_0=2\pi\times50$  (rad/s),得到如图 5 所示的波特图。从幅频特性和相频特性曲线可以看出,SOGI 产生的两个正交向量有着很好的带通特性,系统延迟小,并且对低频噪声也有抑制作用。

3 基于 SOGI 的无线下垂并联控制

结合单相锁相环的工作原理分析以及 SOGI

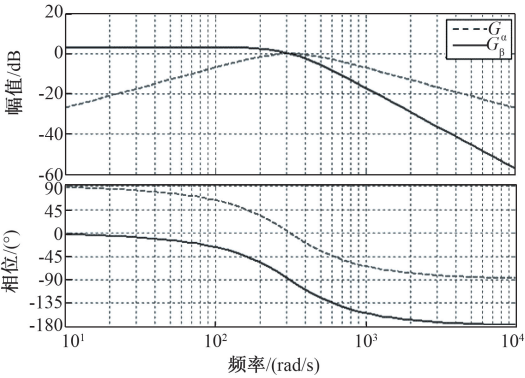


图 5 SOGI 中传递函数的波特图  
Fig. 5 Bode diagram of transfer function in SOGI

模块的基本结构,得到基于 SOGI 的单相锁相环结构框图,如图 6 所示。采样得到其中一相母线电压  $v_g$ ,经过 SOGI 的作用得到两个严格正交的向量  $v_{\alpha}$  和  $v_{\beta}$ ,经 Park 坐标变换后得到反映坐标相位信息的  $u_{oq\_bus}$ ,最后通过 PI 闭环结构输出相角  $\theta$ 。

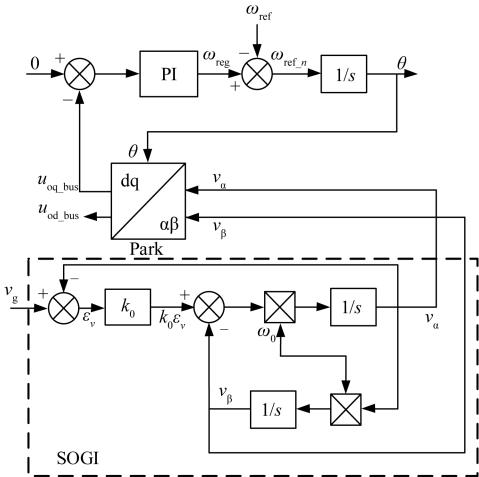


图 6 基于 SOGI 的单相锁相环结构框图  
Fig. 6 Structure block diagram of single phase locked loop based on SOGI

基于 SOGI 的无线下垂并联控制逻辑如图 7 所示。在单台辅助逆变器并联进三相母线前,通过采集母线其中一相电压信号  $U'_a$ ,经基于 SOGI 的单相锁相环计算出与母线电压相位一致的电压信号,得到 SVPWM 调制的频率和电压指令  $f^*$  和  $U_d^*$ ,锁相完成后实现并联。并联后的主要任务则是多台逆变器之间的功率均分,减少环流。辅助逆变器并联控制策略如图 7 所示,采集得到三相电压信号  $U_{abc}$  和电流信号  $I_{abc}$  经坐标变换后得到

$U_{dq}$  和  $I_{dq}$ , 通过功率计算以及下垂特性调节后能够使系统迅速进入功率均分的稳定状态。下垂算法在逆变器并联控制中比较成熟, 文献[12]也介绍了一种引入虚拟阻抗的并联逆变器自适应下垂控制策略, 这里不再赘述。

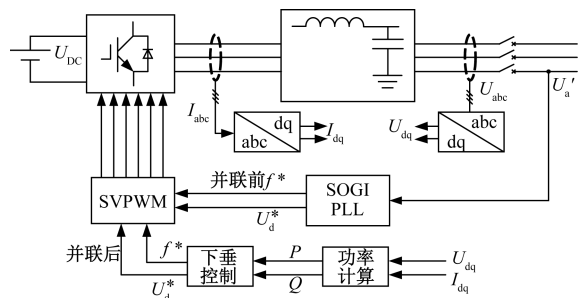


图7 辅助逆变器并联控制策略

Fig. 7 Parallel control strategy for auxiliary inverters

## 4 仿真与实验

### 4.1 仿真验证

为了验证基于 SOGI 的单相锁相环的实际工作效果, 在 MATLAB 的 Simulink 中搭建基于轨道列车辅助并联系统的仿真模型, 系统相关参数如下: 额定频率为 50Hz, 开关频率为 1.95kHz, 锁相环控制频率为 20kHz, 输入电压为 1500V, 输出线电压为 380V, 单台额定功率为 50kV·A。

图8为不同工况下的仿真波形图。图8(a)为逆变器输出电压处于稳态情况下波形, 并联前锁相的电压和母线电压可以做到基本重合, 两者的频率和相位误差也在可接受的范围内。图8(b)为人为制造相位扰动的仿真波形, 在 0.1s 时令锁相的角度突加 30° 的误差, 可以看出, 该锁相环有较好的动态响应速度, 约 0.01s 后恢复正常。图8(c)为突加负载后的仿真波形, 0.15s 时其中一台逆变器上突加 50kW 负载, 锁相环输出的相位和频率在短暂摆动后迅速恢复正常。仿真结果可以看出本文提出的基于 SOGI 的单相锁相环在不同工况下都有较好的稳定性和动态性能, 达到了提高锁相的响应速度、降低稳态误差的目的。

### 4.2 实验验证

本文以 50kV·A 轨道列车辅助供电逆变器为实验平台, 验证基于 SOGI 的单相锁相环的实际效果, 其中数字控制系统采用 DSP TMS320F28335, 锁相环采样频率为 20kHz。图9为两台逆变器并联前锁相的实验波形。图9(a)为稳态情况下的实验波形,

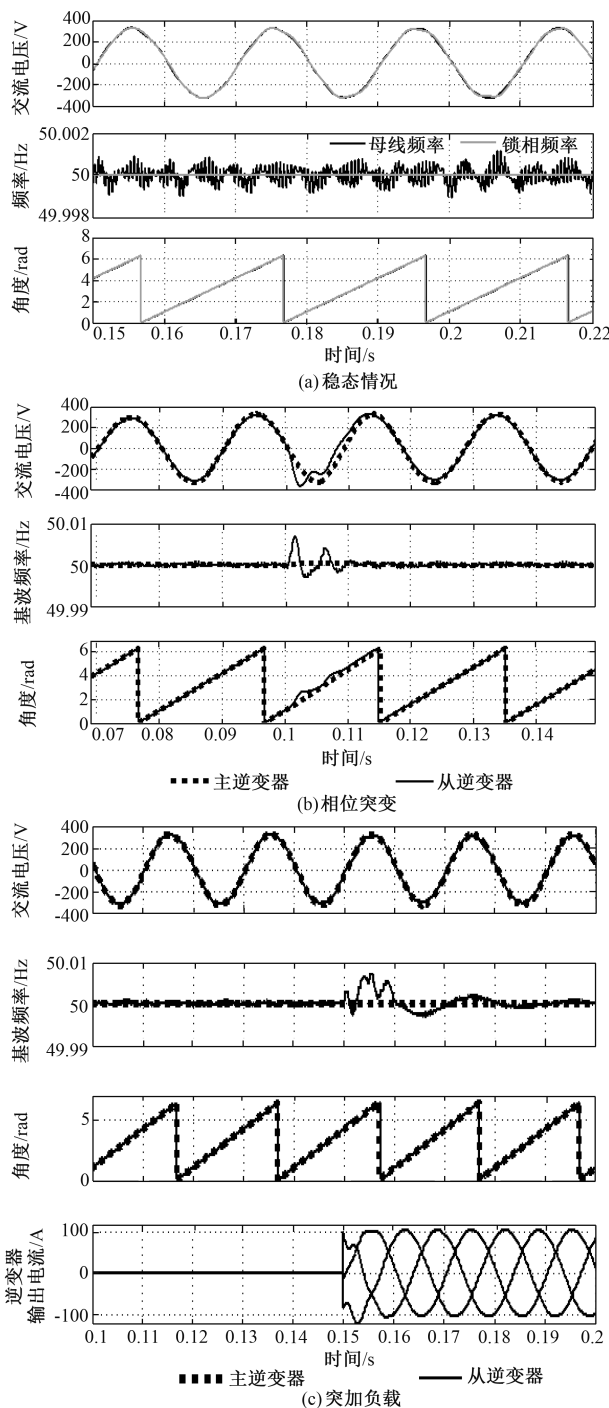


图8 不同工况下 Simulink 仿真波形

Fig. 8 Simulation waveforms under different working conditions

其中主逆变器带载 30kW。图9(b)为主逆变器输出电压频率波动情况下的锁相波形, 为了验证锁相的性能, 频率在 49~51Hz 范围内波动。图9(c)为主逆变器突加负载下的锁相波形, 负载从 20kW 突加至 50kW, 电压幅值略有下降。从锁相实验波形可以看出, 本文提出的基于 SOGI 的单相锁相环设计在逆变器输出电压处于稳态、频率波动、电压幅值波

动各种工况下都有较好的鲁棒性。图 10 为两台逆变器并联后的实验波形,由于锁相的精确性,并联后两逆变器之间的环流很小,输出电流基本均流。实验结果表明,基于 SOGI 单相锁相环技术应用于列车辅助逆变器并联系统中,在提高系统简洁程度的同时,具有较好的动静态性能。

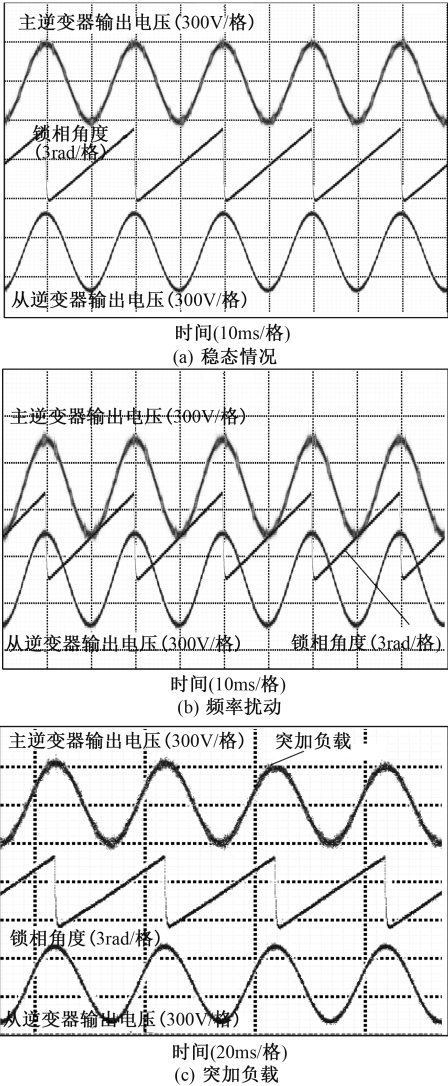


图 9 锁相实验波形

Fig. 9 Phase locked experimental waveforms

5 结 论

本文针对列车辅助供电系统中的传统三相锁相环出现的问题,提出一种改进的基于 SOGI 的单相锁相环设计方案,在提高系统简洁程度的同时,达到提高锁相的响应速度、降低稳态误差的目的。本文基于 SOGI 进行数学建模分析,提出一种基于 SOGI 的列车辅助逆变器并联控制方法,并在基于 DSP

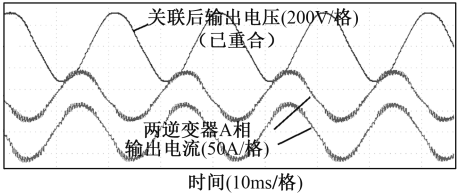


图 10 并联后实验波形

Fig. 10 Experimental waveforms after parallel connection

TMS320F28335 的 50kV·A 三相辅助逆变器的并联实验平台上进行实验验证。仿真和实验结果验证了该控制方案的可靠性。

参考文献 (References):

[ 1 ] 马颖涛 (Ma Yingtao). 城市轨道交通车辆辅助逆变电源的发展趋势 (Develop trend of auxiliary power supply for urban rail transit train) [J]. 城市轨道交通研究 (Urban Mass Transit), 2017, 20 (7): 103-106.

[ 2 ] 龚锦霞, 解大, 张延迟 (Gong Jinxia, Xie Da, Zhang Yanchi). 三相数字锁相环的原理及性能 (Principle and performance of the three-phase digital phase-locked loop) [J]. 电工技术学报 (Transactions of China Electrotechnical Society), 2009, 24 (10): 94-99.

[ 3 ] 吉正华, 韦芬卿, 杨海英 (Ji Zhenghua, Wei Fenqing, Yang Haiying). 基于 dq 变换的三相软件锁相环设计 (Three-phase software phase-locked loop based on dq reference frame) [J]. 电力自动化设备 (Electric Power Automation Equipment), 2011, 31 (4): 104-107.

[ 4 ] 周国梁, 石新春, 付超 (Zhou Guoliang, Shi Xinchun, Fu Chao). 三相电压畸变条件下软件锁相环分析与实现 (Operation of a software phase locked loop under distorted three-phase voltage) [J]. 电力电子技术 (Power Electronics), 2007, 41 (7): 47-49.

[ 5 ] 吴春华, 许富强, 周笛青, 等 (Wu Chunhua, Xu Fuqiang, Zhou Diqing, et al.). 一种单相锁相环的数字实现 (Digital implementation of single phase PLL) [J]. 电气传动 (Electric Drive), 2012, 42 (6): 13-16.

[ 6 ] 刘伟鹏 (Liu Weipeng). 单相光伏并网逆变器控制策略研究 (Research on the control strategy of single-phase PV grid-connected inverter) [D]. 北京: 北方工业大学 (Beijing: North China University of Technology), 2014.

[ 7 ] Ciobotaru M, Teodorescu R, Blaabjerg F. A new single-phase PLL structure based on second order generalized integrator [A]. 2006 37th IEEE Power Electronics Specialists Conference [C]. Jeju, South Korea, 2006. 1-6.

[ 8 ] Kulkarni A, John V. A novel design method for SOGI-

PLL for minimum settling time and low unit vector distortion [A]. IECON 2013 - 39th Annual Conference of the IEEE Industrial Electronics Society [C]. Vienna, Austria, 2014. 274-279.

[ 9 ] 宋平岗, 龚家康, 周振邦 ( Song Pinggang, Gong Jia-kang, Zhou Zhenbang ). 基于 SOGI-FLL 的 MMC-RPC 控制器设计 ( Design of MMC-RPC controller based on SOGI-FLL ) [J]. 电工电能新技术 ( Advanced Technology of Electrical Engineering and Energy ), 2018, 37 ( 5 ): 12-20.

[10] 江燕兴, 潘逸菑, 窦伟 ( Jiang Yanxing, Pan Yikun, Dou Wei ). 一种用于光伏并网逆变器的高性能锁相环设计 ( Design of high-performance phase locked loop used in grid-connected inverter ) [J]. 电工电能新技术 ( Advanced Technology of Electrical Engineering and Energy ), 2016, 35 ( 7 ): 75-80.

[11] Xiao F, Dong L, Li L, et al. A frequency-fixed SOGI-based PLL for single-phase grid-connected converters [J]. IEEE Transactions on Power Electronics, 2016, 32 ( 3 ): 1713-1719.

[12] 王晓寰, 张敏霞, 张纯江, 等 ( Wang Xiaohuan, Zhang Minxia, Zhang Chunjiang, et al. ). 基于自适应下垂控制的多机逆变器双模式运行及平滑切换研究 ( Study on two-modes operation and seamless transfer of multi-inverter based on adaptive droop control strategy ) [J]. 电工电能新技术 ( Advanced Technology of Electrical Engineering and Energy ), 2018, 37 ( 3 ): 17-25.

Train auxiliary inverter parallel technology based on SOGI single phase PLL

KANG Cheng-wei<sup>1</sup>, GU Cheng-bo<sup>2</sup>, Li Wei-jie<sup>2</sup>, WANG Wei<sup>3</sup>, DIAO Li-jun<sup>2</sup>  
(1. CRRC Changchun Railway Vehicles Co. , Ltd. , Changchun 130062, China;  
2. School of Electrical Engineering, Beijing Jiaotong University, Beijing 100044, China;  
3. CRRC Qingdao Sifang Vehicle Research Institute Co. , Ltd. , Qingdao 266031, China)

**Abstract:** The traditional three-phase phase-locked loop system in the auxiliary power supply system of the railway train is complicated. Moreover, the phase-locked performance is degraded in the case of unbalanced bus voltage and disturbance. Aiming at this problem, this paper proposes an improved SOGI-based single-phase phase-locked loop design scheme, which can improve the response speed of phase-lock and reduce the steady-state error while improving the simplicity of the system. This paper proposes a SOGI-based parallel control method for train-assisted inverters based on SOGI mathematical modeling analysis. Experimental verification is carried out on a parallel experimental platform of 50kV·A three-phase auxiliary inverter based on DSP TMS320F28335. Simulation and experimental results show that the phase-locked scheme can effectively improve the parallel control performance of the auxiliary inverter.

**Key words:** auxiliary power supply in parallel; PLL; SOGI