

基于 SiC MOSFET 的无桥 Boost PFC 变换器研究与设计

黎 晓, 马红波, 庞 亮

(西南交通大学电气工程学院, 四川 成都 611756)

摘要: 与传统 Boost PFC 变换器相比, 无桥 Boost PFC 变换器减少了低频回路上二极管的数量, 具有高效率和高功率密度的特点。SiC MOSFET 作为一种新型的功率器件, 具有开关频率高、温度特性好和导通损耗小的优点。为使 SiC MOSFET 安全可靠地工作, 通过对 SiC MOSFET 特性的分析, 设计了 SiC MOSFET 驱动电路。以此为基础, 设计了一款 90 ~ 265V 输入、1.5kW Dual-Boost 无桥 PFC 原理样机。实验结果证明了方案的合理性和先进性。

关键词: 无桥 PFC; SiC MOSFET; 驱动设计; 高效率

DOI: 10.12067/ATEEE1807086 **文章编号:** 1003-3076(2018)10-0065-06 **中图分类号:** TM46

1 引言

电力电子装置的广泛使用给电网注入了大量的谐波,造成了严重的谐波污染。为此,不少国家和国际学术组织对电力电子装置制定了相应的谐波限制标准^[1];国际能源短缺,节约能源,提高能源利用率显得日益紧迫。功率因数校正(Power Factor Correction, PFC)变换器可有效降低对电网的谐波污染,同时降低电网波动对后级变换器的影响^[2]。因此,PFC 正逐渐成为当今市场上各种 AC-DC 电源的必备功能。其中 Boost PFC 变换器因拓扑简单、输入电流连续和驱动简单等优点被广泛使用。

在正、负半线周期内,传统有桥 Boost PFC 变换器的整流桥中均有两个二极管处于工作状态。二极管产生的反向恢复电流不仅造成二极管本身的损耗,同时也增大了开关管的损耗^[3],特别是在低电压、大电流输入的场所,很难满足相关规定对于转换效率和功率密度的要求^[4]。无桥 Boost PFC 变换器省去了桥式结构,通过减少工作电流路径上的半导体数量,来降低通态损耗,提升变换器的效率和功率密度^[5]。文献[6-11]提出了一系列的无桥拓扑结构,其中 Dual-Boost 无桥 PFC 变换器共模噪声小、效

率高和驱动控制简单,在高功率等级应用上具有一定优势^[12]。

SiC MOSFET 相较于 Si MOSFET 具有更小的导通电阻,更高的开关速度,更小的开关损耗^[13]。采用 SiC MOSFET 代替 Si MOSFET 作为变换器的 Boost 开关管,可进一步提高无桥 Boost PFC 变换器的效率。

本文分析了 SiC MOSFET 的特性,设计了满足驱动要求的驱动电路,并对 Dual-Boost 无桥 PFC 电路的主功率部分及控制部分进行了设计。制作了一台 1.5kW 的实验样机,最后,对比了 IEEE IFEC-2016 效率要求和 Si CoolMOS、SiC MOSFET 无桥 PFC 原理样机实测效率。实验结果验证了 SiC MOSFET 在无桥 Boost PFC 电路中应用的可行性和优势。

2 SiC MOSFET 介绍

2.1 SiC MOSFET 的性能优势

(1)更小的导通电阻 R_{ds_on}

相比传统的 Si 器件,SiC 器件具有更高掺杂浓度的薄漂移层。高压器件的电阻主要取决于漂移区的宽度。这意味着,SiC 器件具有更低的导通电阻。

收稿日期: 2018-07-30
基金项目: 国家自然科学基金项目(51407149;51777176;61733015)、中央高校基本科研业务费专项资金项目(2018GF03)
作者简介: 黎 晓(1996-),女,四川籍,硕士研究生,研究方向为功率因数校正技术;
马红波(1981-),男,陕西籍,副教授,博士,研究方向为高效率、高功率密度电力电子技术及应用(通讯作者)。

导通损耗 P_{ds_on} 与流过开关管的电流有效值和导通电阻有关。其值可表示为:

$$P_{ds_on} = I_{rms}^2 R_{ds_on} \quad (1)$$

式中, I_{rms} 为电流有效值; R_{ds_on} 为导通电阻。

在 I_{rms} 保持不变的情况下, P_{ds_on} 与 R_{ds_on} 成正比。由此可知, SiC MOSFET 的导通损耗比 Si MOSFET 的导通损耗小很多。导通损耗小, 在同等功率条件下可以减少散热器的体积^[14]。

(2) 更低的栅极电荷 Q_g

在导通电阻相同的情况下, Si MOSFET 芯片尺寸约为 SiC MOSFET 芯片尺寸的 35 倍。芯片尺寸越小, 栅极电荷 Q_g 越小。这意味着, SiC MOSFET 拥有更小的 Q_g 。SiC MOSFET 导通栅极所需的电荷量越小, 其可达到的开关频率越高。驱动损耗 P_{drv} 可表示为:

$$P_{drv} = V_{drv} Q_g f_{sw} \quad (2)$$

式中, V_{drv} 为驱动电压; Q_g 为栅极电荷; f_{sw} 为开关频率。

在驱动电压 V_{drv} 和开关频率 f_{sw} 相同的条件下, 栅极电荷 Q_g 越小, 其驱动损耗越小。

(3) 栅极电容、漏源极电容小

开关损耗是由于 MOSFET 存在开关时间而产生的。开关损耗 P_{sw} 的计算公式为:

$$P_{sw} = P_{sw(on)} + P_{sw(off)} = \int_{t_{on}}^{t_{off}} u_{ds}(t) i_d(t) dt \quad (3)$$

式中, $P_{sw(on)}$ 为开通损耗; $P_{sw(off)}$ 为关断损耗; u_{ds} 为漏源极电压; i_d 为漏极电流; t_{on} 为开通时间; t_{off} 为关断时间。

与 Si MOSFET 相比, SiC MOSFET 栅极电容、漏源极电容较小, 开关时电容充电、放电迅速^[15], 因此其开关损耗较小。

2.2 驱动特性

(1) 驱动电压

相比传统的 Si MOSFET, SiC MOSFET 具有更低的漂移层电阻, 但较低的载流子迁移率意味着其沟道电阻更高。当 Si MOSFET 呈导通状态时, SiC MOSFET 还没有表现出低电阻状态, 不能导通。因此, 需要选择合适的驱动芯片, 为 SiC MOSFET 提供足够高的正向驱动电压, 保证开关管可靠导通。

(2) 可靠性

由于 SiC MOSFET 栅极电荷 Q_g 小, 能有效提高开关频率。但驱动速度过快, 会导致开关管的电压和电流的变化率增大, 从而产生较大的干扰。特别是在关断过程中, 由于 SiC MOSFET 的开启电压较

低, 开关管两端产生的栅极电压尖峰能使其误导通^[16]。所以应对 SiC MOSFET 采取负压关断, 增强其抗干扰能力。

3 SiC MOSFET 驱动电路的设计

在设计驱动电路时应首先考虑驱动电压, 对驱动损耗和驱动安全折中考虑, 实际选择 SiC MOSFET 的开通电压为 +15V, 关断电压为 -5V。驱动电源通过辅助电源模块获得。本文选用金升阳公司生产的 F2405S-2WR2 和 F2415S-2WR2 隔离电源模块, 该电源模块输入电压均为 +24V, 输出电压分别为 +5V、+15V。

由于: ①驱动电路主回路连接功率级电路, 承受高电压大电流, 控制电路易受到主回路的干扰; ②驱动电路的参考地 PGND 与控制电路参考地 -VEE 存在 5V 的电位差。故 SiC MOSFET 驱动电路应具有良好的电气隔离性能, 避免功率级电路对控制电路的干扰。CREE 公司提供的经典 SiC MOSFET 光耦隔离驱动方案, 采用光耦隔离芯片 ACPL-4800 将控制电路和主回路隔离开, 但该方案存在芯片数量较多, 外围电路设计复杂, 调试繁琐等缺点, 限制了其进一步的发展和应用。

本文设计的驱动方案如图 1 所示。UCC21520 是 TI 公司推出的具有隔离功能的双通道栅极驱动芯片。其只能提供 4A 的峰值驱动电流, 为增强其驱动能力, 两个输出信号共同驱动一个 SiC MOSFET, 满足了 SiC MOSFET 驱动电路的要求。此方案设计成本低, 结构简单, 可靠性高。

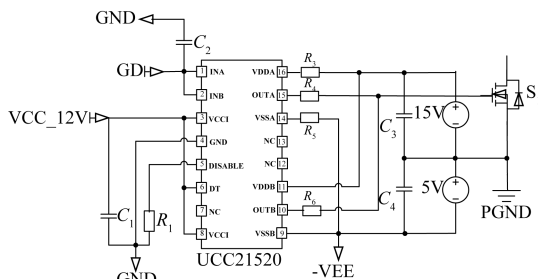


图1 UCC21520 驱动设计

Fig. 1 UCC21520 driver design

4 Dual-Boost 无桥 PFC 电路设计

基于 SiC MOSFET, 在实验室研制一款 1.5kW 的 Dual-Boost 无桥 PFC 原理样机。原理样机具体设计指标见表 1。

表 1 原理样机具体设计指标

Tab.1 Specifications for prototype

参数	数值
输入电压 v_{in}/V	90 ~ 265
输入电压频率 f_{line}/Hz	47 ~ 63
输出电压 V_o/V	400
输出纹波电压 $\Delta V_o/V$	5
最大输出功率 P_{o_max}/kW	1.5
保持时间 t_{hold}/ms	12 ($V_o > 360V@$ 满载)

4.1 主电路参数设计

4.1.1 PFC 电感的设计

在最低线电压输入、满载输出的条件下,变换器获得最大的输入电流 $I_{in_rms(max)}$ 为:

$$I_{in_rms(max)} = \frac{P_{o_max}}{\eta v_{in_min}} \quad (4)$$

式中, η 为效率; P_{o_max} 为最大输出功率; v_{in_min} 为最小输入线电压。最大的输入电流峰值 $I_{in_peak(max)}$ 为有效值的 $\sqrt{2}$ 倍。

考虑到 30% 的纹波电流,则 L_b 应满足:

$$L_b \geq \frac{v_{in_min}^2 \eta}{I\% f_s P_{o_max}} \left(1 - \frac{\sqrt{2} v_{in_min}}{V_o} \right) \quad (5)$$

式中, f_s 为开关频率; V_o 为输出电压; $I\%$ 为纹波电流。实际选取 L_b 为 200 μH 。

4.1.2 开关器件的设计

(1) SiC MOSFET

当 MOSFET 处于关断状态,漏源极承受的最大电压 V_{ds_max} 等于输出电压 $V_o = 400V$ 。

SiC MOSFET 的最大有效电流值 $I_{M(rms)}$ 可由式 (6) 求得:

$$I_{M(rms)} = \frac{P_{o_max}}{\eta v_{in_min}} \sqrt{1 - \frac{8 \sqrt{2} v_{in_min}}{3 \pi V_o}} \quad (6)$$

考虑到每个 SiC MOSFET 管都只工作半个线性周期,并且返回电流会流过 SiC MOSFET 的体二极管,故取实际电流为计算值的 0.75 倍。实际选用 CREE 公司生产的型号为 C3M0065090D 的 SiC MOSFET。

(2) 输出二极管

每个二极管都只工作半个线性周期,故流过二极管的平均电流为输出电流的一半。最大均值电流 I_{D_avg} 为:

$$I_{D_avg} = \frac{I_o}{2} \quad (7)$$

式中, I_o 为输出电流。

实际选用 Infineon 公司生产的型号为 IDH16G65C5 的 SiC 肖特基二极管。

4.1.3 输出电容 C_o 的设计

C_o 的设计必须满足维持时间和输出电压工频纹波的要求。

在输入突然掉电的情况下,输出电压应在保持时间内维持在最小工作电压以上。故输出电容最小电容值 C_{o_min} 应满足:

$$C_{o_min} \geq \frac{2P_{o_max} t_{hold}}{V_o^2 - V_{min}^2} \quad (8)$$

式中, V_{min} 为最小工作电压; t_{hold} 为保持时间。

考虑到输出电压工频纹波,则有:

$$C_{o_min} \geq \frac{P_{o_max}}{2 \pi f_{line_min} V_o \eta \Delta V_o} \quad (9)$$

式中, ΔV_o 为输出电压工频纹波。取式 (8) 和式 (9) 的最大值作为输出电容的设计值。

流过输出滤波电容的有效电流值 I_{cap_rms} 为:

$$I_{cap_rms} = \sqrt{\frac{32 \sqrt{2} P_{o_max}^2}{9 \pi v_{in_min} V_o \eta^2} - \left(\frac{P_{o_max}}{V_o} \right)^2} \quad (10)$$

实际选用 3 个 450V/680 μF 的电解电容并联组成输出滤波电容。

4.2 控制电路的设计

控制电路的控制芯片采用 TI 公司推出的 UCC28180。芯片主要应用于工作于 CCM 模式的 Boost PFC 变换器。可提供 18 ~ 250kHz 范围内可调的开关频率及最大达 96% 的占空比,同时提供过电流、过电压保护功能。

开关频率可通过改变芯片 FREQ 引脚到 GND 引脚间的电阻 R_{FREQ} 设定。 R_{FREQ} 的值由芯片内部参数 $f_{TYP} = 65kHz$, $R_{INT} = 1M\Omega$, $R_{TYP} = 32.7k\Omega$ 及开关频率决定。设置开关频率 f_s 为 65kHz,则 R_{FREQ} 为:

$$R_{FREQ} = \frac{f_{TYP} R_{TYP} R_{INT}}{f_{sw} R_{INT} + R_{TYR} f_{sw} - R_{TYR} f_{TYP}} \quad (11)$$

实际取 $R_{FREQ} = 33k\Omega$ 。

4.3 电流采样的设计

相较于传统的无桥 Boost PFC 变换器, Dual-Boost 无桥 PFC 变换器没有一条固定的电流回路返回交流输入源,故不能简单地通过设置采样电阻实现输入电流的检测。基于电流互感器 (Current Transformer, CT) 的电流采样示意图如图 2 所示,本文采用 3 个匝数比为 1:200 的 CT,分别采集开关管 S_1 、 S_2 及输出二极管的电流,然后求和,实现输入电流的采样。

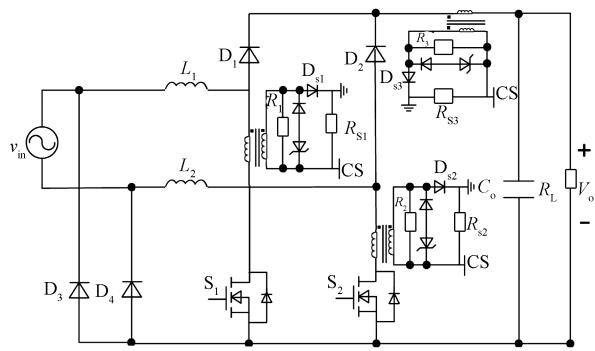


图2 基于CT的电流采样示意图

Fig.2 Schematic diagram of current sampling based on CT

5 实验验证

基于 Dual-Boost 无桥 PFC 变换器拓扑研制了一款 1.5kW 实验样机,如图 3 所示。样机尺寸为 164mm × 110mm × 85mm。功率密度为 0.98W/cm³。实验测得的最高效率为 98.8%,功率因素值均大于 0.99。

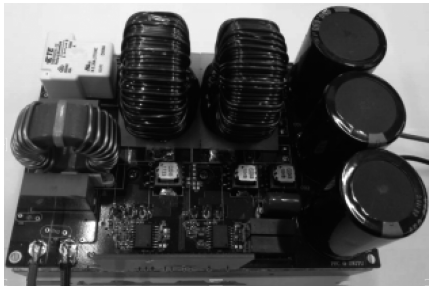


图3 实验样机照片

Fig.3 Photograph of prototype

图4、图5为样机满载输出时,输入电压、输入电流、开关管驱动信号及输出电压的波形。从测试的波形中可以看出:①输入电流能很好地跟随输入电压,保证了原理样机实现高功率因数。②线周期内,驱动电压值保持稳定,证明了驱动设计的合理性。③输出电压 V_o 能准确地稳定在 400V,这与实验预期是一致的。

图6为满载时输出电压工频纹波测试波形。从通道4中的波形可以看出,最大的输出电压工频纹波 ΔV_{pp} 约为 8V,略高于设计值 5V,在实际操作中,可采取增大样机的输出滤波电容的方法进一步降低输出电压纹波。

当负载从 10% 突然跳变到 100% 时输出电压波形如图 7 所示。从波形中可看出,当出现负载突加时,输出电压 V_o 最大跌落值约为 40V,同时只需约

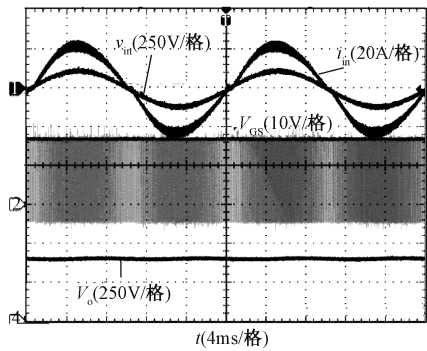


图4 输入电压为 90V,满载输出时实验波形

Fig.4 Waveforms at full load with $v_{in} = 90V$

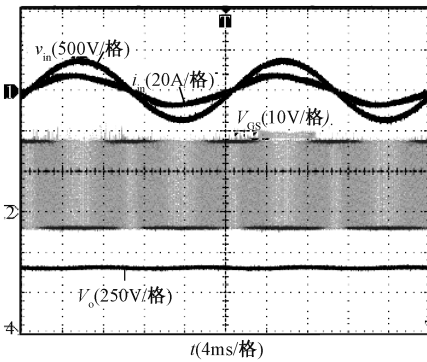


图5 输入电压为 265V,满载输出时实验波形

Fig.5 Waveforms at full load with $v_{in} = 265V$

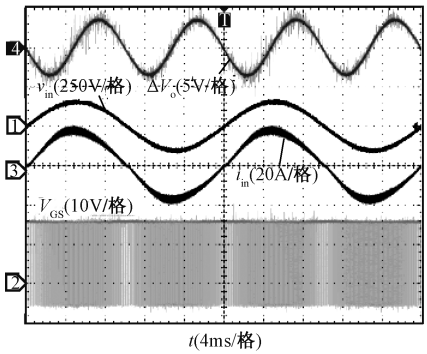


图6 输入电压为 115V,满载时输出电压纹波实验波形

Fig.6 Waveforms about output voltage ripple at full load with $v_{in} = 115V$

350ms 的调节时间就能恢复到稳态。

原理样机在不同电压输入和负载输出条件下的效率测试曲线如图 8 所示,并将 IEEE IFEC-2016 效率要求和 Si CoolMOS、SiC MOSFET 无桥 PFC 原理样机测试效率进行了对比分析。进行实验对比的 Si CoolMOS 是现阶段性能较优的 Si MOSFET 的代表 (IPW65R019C7)。从图 8 中可以看出,基于 SiC

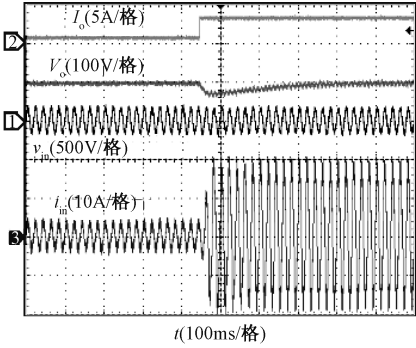


图7 输入电压为115V,负载突变时测试波形
Fig.7 Waveforms at sudden changing load with $v_{in}=115V$

6 结论

针对 SiC MOSFET 的特性,设计了具有隔离功能且经济性较高的 UCC21520 芯片驱动方案。以此为基础,实验室构建了一台 1.5kW、效率高达 98.8% 的 Dual-Boost 无桥 PFC 变换器原理样机。实验波形证明了所选方案的合理性和先进性。

表2 不同输入及负载下 PF 值及 THDi 数据

Tab.2 Measured PF and THDi under conditions with varied input voltages and output loads			
输入电压/V	负载(%)	PF 值	THDi
115	10	0.9921	10.91
	20	0.9967	8.56
	50	0.9992	3.01
	100	0.9988	4.24
230	10	0.9901	9.83
	20	0.9931	7.51
	50	0.9961	4.34
	100	0.9954	5.70

参考文献 (References):

[1] 马红波, 郑聪, 余文松, 等 (Ma Hongbo, Zheng Cong, Yu Wensong, et al.). 单开关管无桥 SEPIC PFC 变换器 (Single-switch bridgeless SEPIC PFC converter) [J]. 电力自动化设备 (Electric Power Automation Equipment), 2014, 34 (4): 72-77.

[2] 王慧贞, 张军达 (Wang Huizhen, Zhang Junda). 一种新型无桥 Boost PFC 电路 (A bridgeless boost PFC converter) [J]. 电工技术学报 (Transactions of China Electrotechnical Society), 2010, 25 (5): 109-115.

[3] 曹建安, 裴云庆, 王兆安 (Cao Jianan, Pei Yunqing, Wang Zhaoan). Boost PFC 电路中开关器件的损耗分析与计算 (Analysis of power dissipation of switching component in boost PFC circuit) [J]. 电工电能新技术 (Advanced Technology of Electrical Engineering and Energy), 2002, 21 (1): 41-44.

[4] 孙明 (Sun Ming). Dual Boost PFC 电路拓扑的研究 (Study on dual boost PFC topology) [J]. 通信电源技术 (Telecon Power Technology), 2012, 29 (6): 1-3.

[5] 胡明星, 谢运祥 (Hu Mingxing, Xie Yunxiang). 单周期控制无桥 Boost PFC 电路分析和仿真 (Analysis and simulation of bridgeless boost PFC with one cycle control) [J]. 通信电源技术 (Telecom Power Technologies), 2005, 22 (3): 14-17.

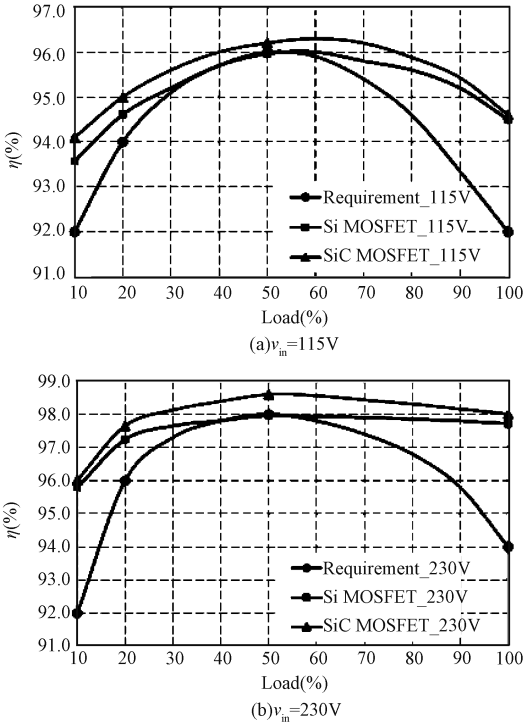


图8 不同输出负载下效率对比曲线
Fig.8 Compared efficiency curves under conditions with varied output loads

MOSFET 的原理样机在各个测试点的效率均高于传统 Si MOSFET 的原理样机。

样机在不同输入电压和负载条件下的功率因数 (Power Factor, PF) 和电流谐波总畸变率 (Total Harmonic Current Distortion, THDi) 数据见表 2。从表 2 中可以看出,样机在不同负载条件下均保持很高的功率因数,最低 PF 值大于 0.99,达到了设计要求。

- [6] Huber L, Yungtaek J, Jovanovic M M. Performance Evaluation of bridgeless PFC boost rectifiers [J]. IEEE Transactions on Power Electronics, 2008, 23 (3): 1381-1390.
- [7] Martinez R, Enjeti P N. A high-performance single phase rectifier with input power factor correction [J]. IEEE Transactions on Power Electronics. 1996, 11 (2): 311-317.
- [8] Jovanovic M M, Jang Y. State of the art, single phase, active power factor correction techniques for high power application an overview [J]. IEEE Transaction on Industrial Electronics, 2005, 52 (3): 701-708.
- [9] Huber Laszlo, Jang Yungtaek, Jovanovic Milan M. Performance evaluation of bridgeless PFC boost rectifiers [J]. IEEE Transactions on Power Electronics, 2008, 23 (3): 1381-1390.
- [10] Lu Bing, Brown Ron, Soldano Marco. Bridgeless PFC implementation using one cycle technique [A]. 2005 Twentieth Annual IEEE Applied Power Electronics Conference and Exposition [C]. 2005. 812-817.
- [11] 易俊宏, 马红波, 孟庆伟 (Yi Junhong, Ma Hongbo, Meng Qingwei). 高效率、高功率密度无桥 PFC 设计 (Design of high efficiency and high power density bridgeless PFC converters) [J]. 电力电子技术 (Power Electronics), 2017, 51 (12): 112-116.
- [12] 刘桂花 (Liu Guihua). 无桥 PFC 拓扑结构及控制策略研究 (Research on topology and control strategy of bridgeless PFC) [D]. 哈尔滨: 哈尔滨工业大学 (Harbin; Harbin Institute of Technology), 2009.
- [13] Callanan R J, Agarwal A, Burk A, et al. Recent progress in SiC MOSFETs and JBS diodes at cree [A]. IEEE Industrial Electronics 34th Annual Conference-IECON [C]. 2008. 2885-2890.
- [14] 段卓琳, 范涛, 张栋, 等 (Duan Zhuolin, Fan Tao, Zhang Dong, et al.). 全 SiC 三相逆变器传导电磁干扰建模与预测 (Modeling and prediction of electromagnetic interference in whole SiC three phase inverters) [J]. 电工电能新技术 (Advanced Technology of Electrical Engineering and Energy), 2018, 37 (1): 1-7.
- [15] 邹世凯, 胡东青, 黄仁发, 等 (Zou Shikai, Hu Dongqing, Huang Renfa. et al.). SiC MOSFET 驱动电路设计与实验分析 (Design and experiment analysis of driver circuit for SiC MOSFET) [J]. 电气传动 (Electric Drive), 2017, 47 (9): 59-63.
- [16] 赵斌, 秦海鸿, 马策宇, 等 (Zhao Bin, Qin Haibong, Ma Ceyu, et al.). SiC 功率器件的开关特性探究 (Exploration of switching characteristics of SiC-based power devices) [J]. 电工电能新技术 (Advanced Technology of Electrical Engineering and Energy), 2014, 33 (3): 18-22.

Research and design of SiC MOSFET based Dual-Boost bridgeless PFC rectifier

LI Xiao, MA Hong-bo, PANG Liang

(School of Electrical Engineering, Southwest Jiaotong University, Chengdu 611756, China)

Abstract: Compared with the conventional PFC boost rectifier, the bridgeless PFC boost rectifier reduces the number of diodes on the low frequency circuit, and has the advantages of high efficiency and high power density. As a new type of power device, SiC MOSFET is high switch frequency, good temperature characteristic and low conduction loss. On the basis of analyzing the characteristics of SiC MOSFET, the driving circuit of SiC MOSFET is designed to make SiC MOSFET work safely and reliably. Based on this, a 1.5kW dual-boost bridgeless PFC principle prototype with universal input voltage range is developed. Experimental results verifies the feasibility and advancement of the solution.

Key words: bridgeless PFC; SiC MOSFET; driver design; high efficiency